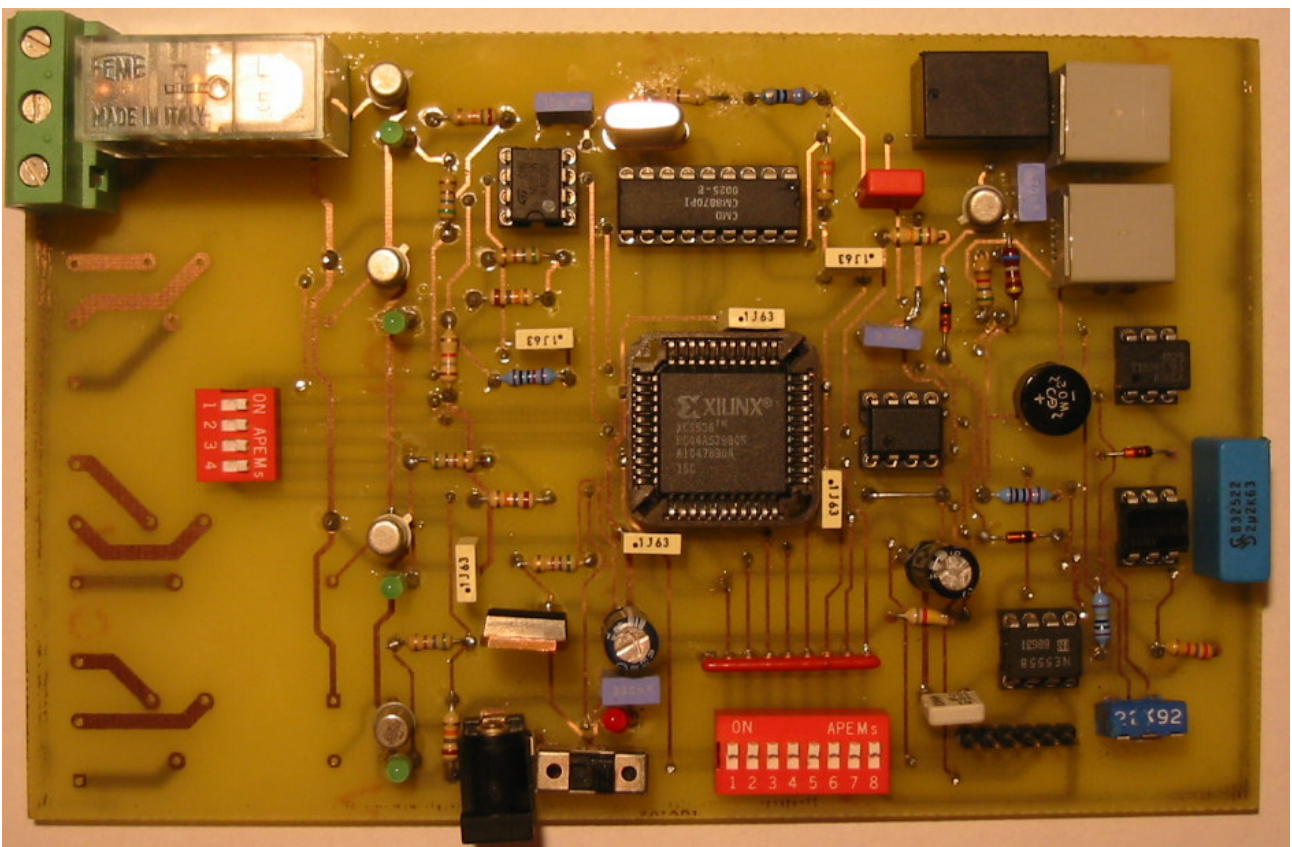


Tesina di Elettronica

Progetto di un Dispositivo di Pilotaggio Relè via Telefono



*Eseguito da : Mattia Perissinotto
IV anno d'Ingegneria Elettronica
Anno Accademico 2002-2003
Per il corso di Elettronica, Professor Stefano Marsi
matius@tin.it*

Introduzione

Il progetto nasce dall'idea di poter azionare a distanza, attraverso la linea telefonica, un qualsiasi sistema dotato di interruttori, utilizzando semplicemente il tastierino numerico di un telefono a toni; grazie poi ad alcuni "bip" di risposta, si potrà ricevere informazioni sullo stato del sistema.

Un esempio di applicazione potrebbe essere l'accensione del riscaldamento di casa o del condizionatore prima del nostro arrivo, o di un computer per il controllo remoto; qualsiasi elettrodomestico connesso potrà essere azionato o spento in qualsiasi momento; oppure, grazie a un meccanismo di risposta, sarà possibile controllare se un interruttore risulta acceso o spento, e modificarne successivamente lo stato.

Nella tesina sono presenti le varie fasi del progetto, dall'idea generale alla realizzazione completa del circuito attraverso diversi tools di sviluppo.

Gli argomenti che seguono si suddividono in:

1. Funzionamento generale del dispositivo
2. Concetti base sulla rete telefonica
3. Scelta e configurazione dei componenti elettronici
4. Introduzione al software Xilinx e logica interna alla CPLD
5. Introduzione al Software Capture e disegno dello schematico
6. Introduzione al Software Layout e creazione dei lucidi per la stampa del circuito su basetta

In appendice A - Schematici e Lucidi - sono riuniti gli schematici finali del circuito con l'elenco completo dei componenti, il blocco logico principale della CPLD e i lucidi per la fotoincisione.

Il costo totale per la realizzazione è presente nelle conclusioni, mentre nella bibliografia sono elencati i libri e i siti per il reperimento delle informazioni e per la consultazione dei datasheet.

1. Schema Logico di Funzionamento

Di seguito è riportato uno schema sulla successione temporale degli eventi che caratterizzano il funzionamento del dispositivo: il **chiamante** sarà l'utente che dall'esterno effettuerà una telefonata diretta al dispositivo collegato ad una linea telefonica attiva; il **dispositivo** eseguirà i comandi impartiti attraverso la tastiera dell'apparecchio telefonico del chiamante e informerà sullo stato.

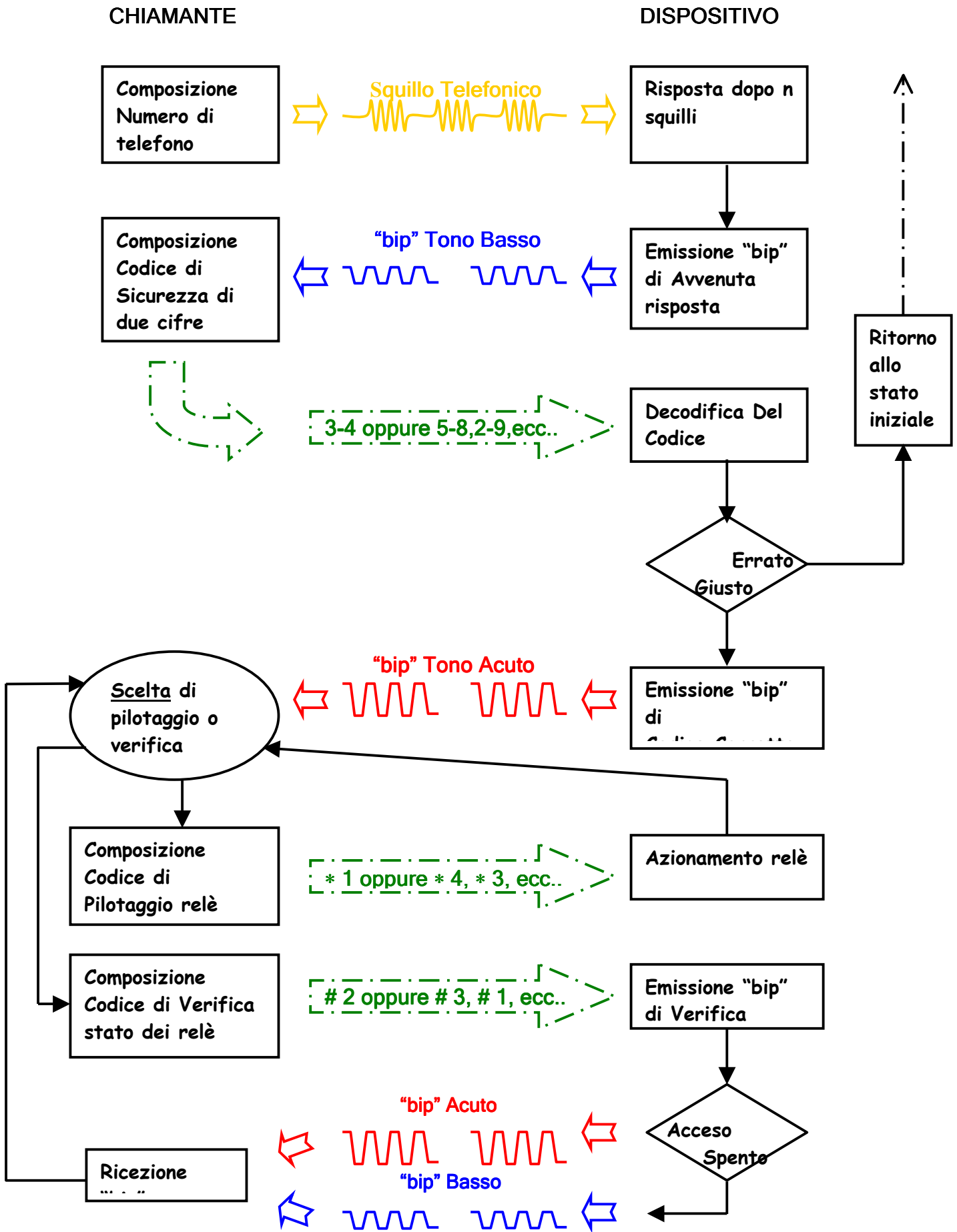


Figura 1 - Schema di funzionamento del dispositivo -

1.1 Descrizione

Chiamata e risposta : In ascolto sulla linea telefonica, il dispositivo risponderà dopo 4 squilli ed emetterà un “bip” di tono basso per informare dell’avvenuta risposta.

Codice di sicurezza : al fine di non eseguire comandi derivanti da telefonate finalizzate ad altri scopi, il dispositivo necessita della composizione di un codice di sicurezza, composto da due cifre scelte a piacere dall’utente e impostate precedentemente sul dispositivo stesso (vedi Codice di Sicurezza Cap. 3.8). Se il codice risulta corretto, il dispositivo emetterà un “bip” acuto.

Pilotaggio o verifica : Il dispositivo è compreso di 4 relè, numerati da 1 a 4, che fungono da interruttori: digitando il tasto * seguito dal numero di relè desiderato, si procederà al pilotaggio: se il relè risulta acceso, dopo questa operazione si spegnerà e viceversa. Il numero zero invece provvederà a spegnerli tutti e quattro, indipendentemente dal loro stato precedente.

Digitando invece il tasto # e il numero desiderato, si interpellerà il dispositivo sullo stato del relè: se il relè risulterà acceso, si udirà in risposta un “bip” di tono acuto, al contrario un “bip” di tono basso.

Digitando invece il tasto 8 è possibile chiudere la conversazione e rilasciare la linea telefonica.

E’ indifferente quale delle due operazioni si esegue per prima e quante volte ciascuna viene ripetuta; l’unico vincolo è dettato da un timer, che dopo circa un minuto e mezzo dall’arrivo del primo squillo telefonico farà in modo di rilasciare in ogni caso la linea telefonica (vedi Timer di Sicurezza Cap. 3.7).

2. La rete telefonica

Di seguito è riportata un'introduzione alla rete telefonica, nel quale sono spiegati i concetti di base utili per la progettazione del dispositivo.

(Queste informazioni sono riportate dalla dispensa messa a disposizione su internet dal CEDI, Centro Didattico di Ingegneria dell'Università di Parma)

La rete telefonica trasferisce segnali elettrici analogici che rappresentano la voce. La trasformazione della voce in segnale elettrico avviene negli apparati d'utente (i comuni telefoni). La rete comprende nodi intermedi e linee trasmissive. I nodi sono detti **centrali** o **autocommutatori** o commutatori. La connessione d'utente che collega il telefono a una centrale è una linea formata da due fili di rame, di diametro circa 0,6 mm e lunghezza dell'ordine di qualche km, chiamata **doppino**. Sul doppino è presente un unico circuito analogico. Sulle linee che collegano le centrali fra loro sono presenti dei circuiti chiamati circuiti di giunzione o semplicemente **giunzioni**.

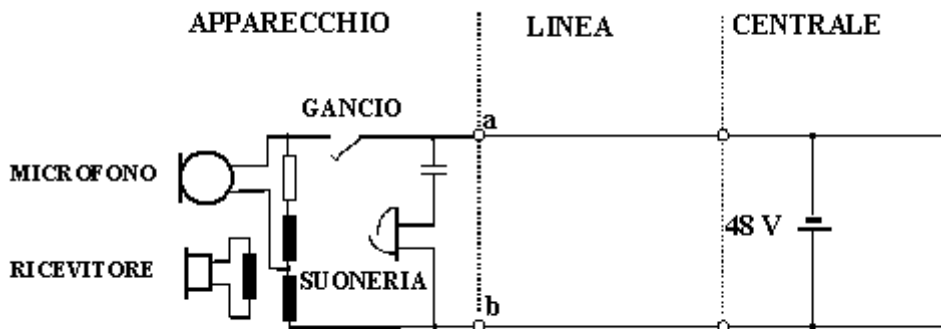


Fig.2 – Schema elettrico (semplificato) di un apparecchio telefonico –

L'apparecchio telefonico comprende un microfono e un ricevitore, messi in serie su un circuito elettrico (ossia il doppino) in cui circola corrente continua. Il microfono è un resistore la cui resistenza varia in funzione della pressione che su di esso esercitano le onde sonore emesse da chi parla. Il ricevitore svolge la funzione inversa del microfono: una tensione variabile applicata ai suoi morsetti provoca l'emissione di un'onda sonora.

In figura 2 l'apparecchio è rappresentato a riposo: in questo stato il microtelefono è appeso a un gancio, il contatto pilotato dal gancio è interrotto e il circuito elettrico è aperto. Il telefono è alimentato dalla centrale attraverso la linea. La centrale è un generatore di tensione (esistono centrali a 60V, altre a 48V). Quando l'utente solleva il microtelefono (*sgancia*) il contatto del gancio provoca la chiusura del circuito elettrico in cui comincia a circolare una corrente continua di intensità da 20 a 60 mA, variabile in funzione della resistenza della linea.

Il familiare servizio telefonico di base funziona secondo il seguente modello di chiamata, che prevede tre fasi successive:

1. **Fase di formazione (*call setup*).** Uno dei due utenti (il *chiamante*) sgancia e comunica alla rete il numero dell'altro utente (il *chiamato*), quando il chiamato risponde viene stabilita una connessione fra i due utenti. La chiamata passa in
2. **Fase di conversazione.** I due utenti possono scambiarsi informazioni (tipicamente voce) in modo bidirezionale a loro piacimento.
3. **Fase di svincolo.** Quando uno dei due utenti riaggancia la connessione è persa.

Riferendoci alla Figura 2, si tenga presente che in centrale è presente in serie sul doppino (non rappresentato in figura) un relè da 1000 ohm. Quando l'utente sgancia comincia a circolare corrente continua, il relè viene eccitato e la rete riconosce che l'utente chiede servizio.

Oltre ad annunciare la propria presenza alla rete, l'utente deve dire chi vuole chiamare. Per fare questo trasmette alla rete una sequenza di cifre decimali che formano il numero del chiamato. Questa operazione si chiama **selezione**.

La **selezione multifrequenza**, di tipo più moderno, si basa sull'invio di toni. I toni sono suoni puri (monofrequenza) che la centrale manda all'utente per mandargli delle informazioni. Nel caso di selezione multifrequenza, detta **Dual Tone Multi Frequency (DTMF)**, anche l'utente manda dei toni alla centrale per codificare le cifre di selezione. Ogni cifra corrisponde a una coppia di toni emessi contemporaneamente. Gli attuali apparecchi a tastiera, se predisposti nel modo di selezione a toni ("*tone*"), usano questo tipo di selezione. Essa è riconosciuta dalle moderne centrali elettroniche, che comunque sono in grado di riconoscere anche la selezione a impulsi dando così accesso agli apparecchi di vecchio tipo.

In Figura 3 è riassunto l'uso delle principali frequenze di segnalazione sul doppino d'utente. I toni inviati dalla rete (parte superiore della figura) sono emessi a cadenze discontinue in modo da provocare i noti effetti (il *tuu, tuu, ...* del tono di occupato, ad esempio) e sono usati con qualsiasi tipo di selezione. I toni DTMF (parte inferiore) sono emessi dal telefono; ad esempio il numero "15" del caso precedente corrisponde alla coppia di frequenze 697/1209 emessa finché si tiene premuto il tasto "1", seguita dalla coppia 770/1336 emessa finché si preme il tasto "5".

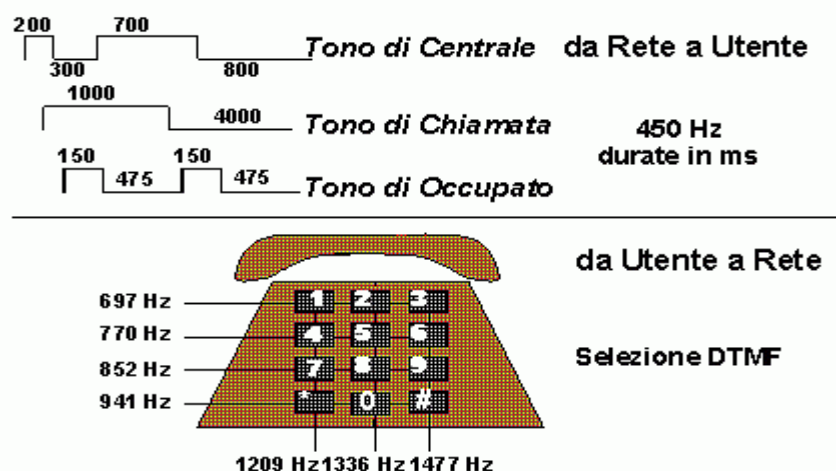


Fig. 3 – Frequenze dei segnali telefonici –

Oltre ai toni che sono inviati al chiamante la rete usa, per "allertare" il chiamato (ossia per avvisarlo che c'è una chiamata in arrivo), la *corrente di chiamata*. Questa corrente, alternata a 25 Hz, immessa dalla centrale sulla linea provoca l'oscillazione della suoneria che vibra alla medesima frequenza; l'ampiezza che si misura è di circa 70V[...].

3. Il progetto del circuito

3.1 Il "Cervello" del circuito: La CPLD

Per elaborare le informazioni in ingresso e ottenere dei risultati specifici, il nucleo del circuito sarà costituito da una CPLD (Complex Programmable Logic Device): Questa famiglia di dispositivi è particolarmente adatta per l'interpretazione e l'elaborazione di segnali digitali che dopo essere passati attraverso funzioni logiche programmabili, si presenteranno in uscita come risultati voluti.

Il dispositivo comunica con l'esterno attraverso una serie di pins d'ingresso, d'uscita o bidirezionali; il linguaggio di programmazione standard è il VHDL, ma si potranno utilizzare direttamente, attraverso opportuni tools in forma grafica, porte logiche, diversi tipi di flip-flop, ecc... e persino creare dei macroblocchi. L'utilizzo di quest'ultimi è particolarmente comodo per raggruppare tutta la logica di una certa funzione in un insieme distinto, favorendo l'ordine e la dinamicità di disegno.

Il funzionamento può essere riassunto dal seguente schema (semplificato):

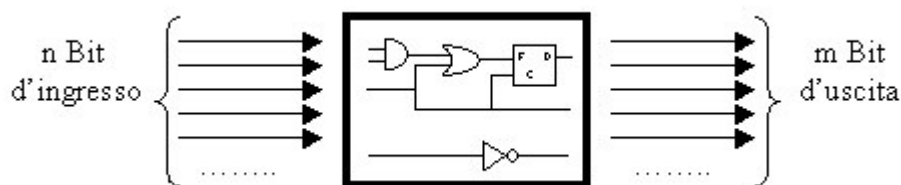


Fig. 4 – Schema semplificato del funzionamento di una CPLD -

Le famiglie sono veramente tante, esistono dispositivi con più o meno linee indirizzabili, a tensione di funzionamento diverse, con generatori di clock interni, ecc...

Con riferimento alle CPLD messe a disposizione dalla Xilinx Microchip, si è ritenuto opportuno utilizzare l'XC9536, la più piccola della famiglia 9500.

L'esatta denominazione del dispositivo è **XC9536-15PC44C** :

XC9536 : tipo di dispositivo a 36 macrocelle

-15 : ritardo di 15ns da pin a pin

PC44 : involucro in plastica da 44 pins (Plastic Lead Chip Carrier)

C : temperatura di funzionamento Commerciale (da 0 a 70 °C)

Tale dispositivo è costituito da 36 macrocelle divise in due funzioni logiche. Possono essere impostate fino a 800 porte logiche connesse tra loro. Caratteristica importante è che le uscite, a parte alcuni pin dedicati alla programmazione e alimentazione, sono completamente indirizzabili dall'utente; altro fatto importante è il mantenimento del programma all'interno del dispositivo anche quando viene tolta l'alimentazione.

Dal momento che la linea telefonica e il pilotaggio dei relè fanno parte dell'elettronica analogica, prima di passare alla progettazione della logica interna della CPLD, è opportuno trasformare in segnali digitali le semplici variazioni di tensioni e correnti. Di seguito sono riportati tutti i vari sottocircuiti dedicati alla traduzione dei segnali.

3.2 Lo squillo telefonico

Dal momento che la linea telefonica è isolata rispetto alla rete elettrica, e la corrente di chiamata possiede un'ampiezza piuttosto elevata, il modo migliore per riconoscere e tradurre in segnale digitale lo squillo telefonico è quello di usare un fotoaccoppiatore. La configurazione risulta la seguente:

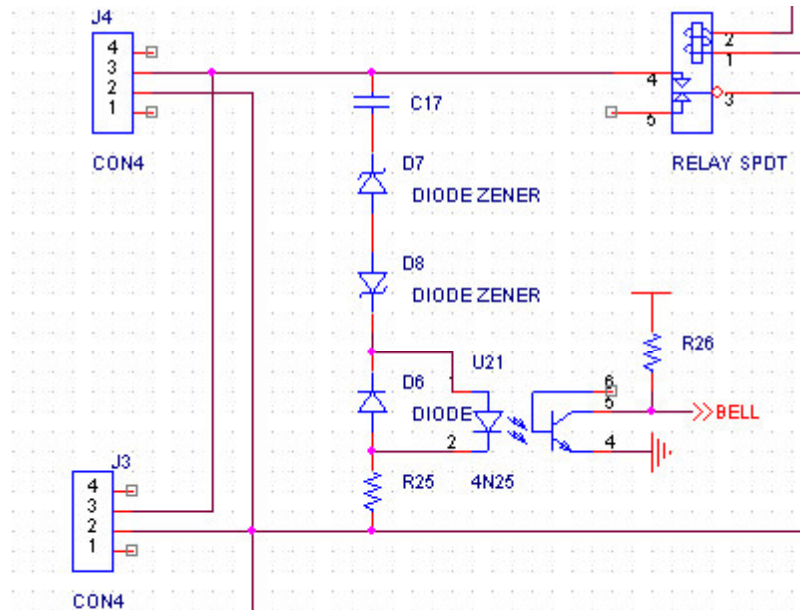


Fig. 5 – Riduzione di tensione dello squillo telefonico –

Il condensatore C17 da 470n farà passare solamente la corrente alternata a 25Hz dello squillo, e la resistenza R25 da 10K ne limiterà l'intensità; i due diodi zener da 10V in contofase, D7 e D8, eviteranno segnalazioni errate causate da variazioni di tensione accidentali.

Grazie alla resistenza di pull-up connessa al catodo del fotodiodo, lo squillo verrà tradotto in onda quadra oscillante tra Vcc, pari a 5V, e massa.

Se si vuole però far rispondere il circuito dopo n squilli, si deve tener conto che il numero di impulsi che arriveranno alla CPLD sarà un numero elevato; per esempio, affinché il circuito risponda dopo 4 squilli, contando che uno squillo ha una durata di circa 1.5 sec, il numero d'impulsi totali sarà:

$$4 \text{ squilli} \times 25 \text{ impulsi} \times 1.5 \text{ sec}$$

cioè circa 150 impulsi in ingresso. Per poter contare tutti questi impulsi servono circa 8 flip-flop, e cioè l'equivalente di 8 macrocelle, se si tiene conto di 22 celle logiche a flip-flop.

Questo numero però può essere drasticamente ridotto facendo uso dell' integrato LM555 (vedi configurazione in figura 8): esso è un controllore, di semplice utilizzo, capace di generare accurate pulsazioni temporizzate; se usato in maniera monostabile, il ritardo temporale è regolabile dalla semplice combinazione di una resistenza e un condensatore.

Nel datasheet relativo si trova il grafico del suo uso come divisore di clock, dove si vede una riduzione di frequenza tra l'ingresso (Trigger) e l'uscita (Output).

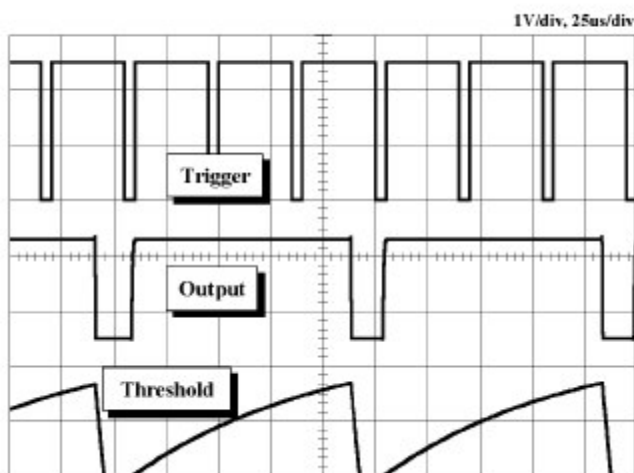


Fig. 6 – Timer 555 usato come divisore di frequenza –

Il fatto interessante è che esso, non appena la tensione sul trigger (TR - Figura 8 -) raggiunge $1/3$ del valore di alimentazione alza la linea output (Q), mantenendola in questo stato fino a quando la linea threshold (THR) non raggiunge $2/3$ di V_{cc} . Ma la linea threshold è collegata al condensatore; esso provvederà, in coppia con la resistenza, a caricarsi e scaricarsi in tempi definiti appunto dalle dimensioni di questi due componenti.

Dal momento che la pausa tra un treno di impulsi e quello successivo è di circa 3 secondi, basterà mantenere alto l'output del timer durante il treno d'impulsi dello squillo, e abbassarlo nel periodo di pausa; si otterrà così in uscita un solo impulso per ogni squillo.

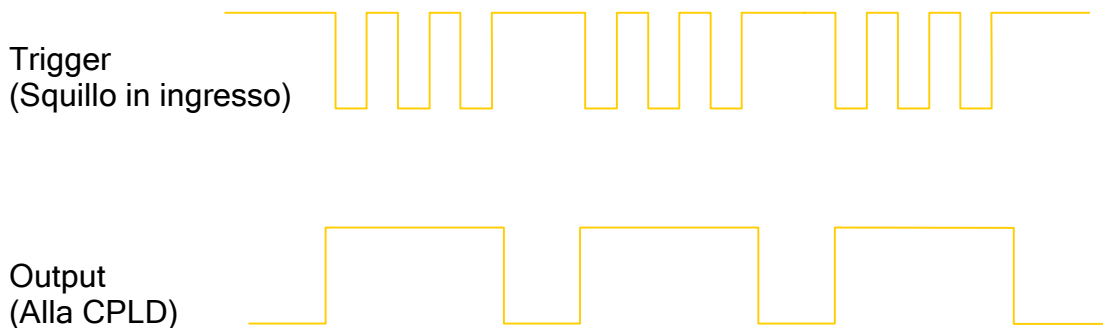


Fig. 7 – Divisione degli impulsi dello squillo telefonico –

La configurazione finale dei componenti, tra la linea telefonica e l'ingresso della CPLD sarà quindi la seguente:

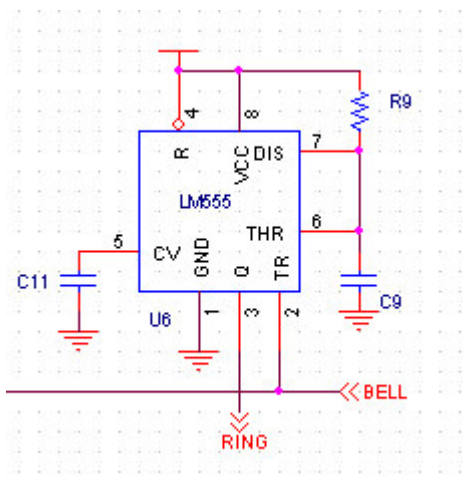


Fig. 8 – Configurazione del timer per lo squillo –

Con un condensatore da 470nF e una resistenza da 10K per la corrente di chiamata, e un integrato 4n25 come fotoaccoppiatore (vedi datasheet) si ottiene un'ottima risposta. Per quanto riguarda il dimensionamento dei componenti del timer si è fatto riferimento al grafico del datasheet:

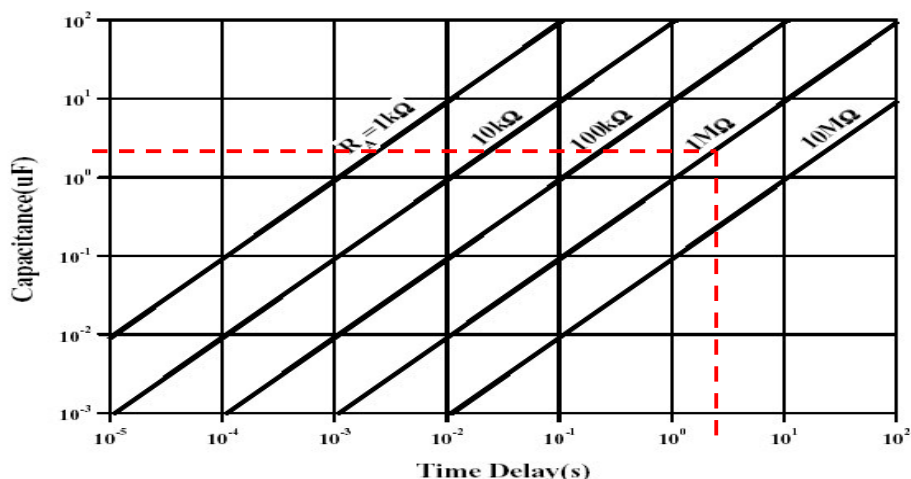


Fig. 9 – LM555: Capacità e resistenza in funzione del tempo –

Se la durata dello squillo è di circa 1.5 secondi, e la pausa nel mezzo è di 3 secondi, si pone $C2 = 2,2\mu\text{F}$ e $R1 = 1\text{M}$. $C1$ è standard a $0.1\mu\text{F}$.

3.3 I “bip” di Risposta

In riferimento allo schema di figura 1, il circuito dovrà essere in grado di emettere dei suoni di conferma e verifica.

A questo scopo sono necessarie due tonalità diverse di “bip”, una acuta e una bassa. Attraverso un clock posto in ingresso alla CPLD di frequenza attorno ai 625 Hz sarà possibile generare un “bip” acuto. Con un opportuno divisore di clock poi, si otterrà un secondo tono di frequenza inferiore e quindi basso. Trasportando poi questa onda quadra sulla linea telefonica, sarà possibile udire i diversi “bip” che, con la logica opportuna, suoneranno come conferma di avvenuta risposta o di codice corretto, e come verifica dello stato dei relè.

Sempre a causa dell'isolamento della linea telefonica rispetto alla rete elettrica, per trasferire i segnali tra CPLD e linea si è usato un altro fotoaccoppiatore; quest'ultimo però sarà preceduto da un ponte di diodi. Lo scopo di tale ponte è quello di garantire la polarizzazione corretta al fototransistor, dal momento che, sperimentalmente, non sempre nelle connessioni tra doppino e prese telefoniche è rispettata la polarità.

Al fine di regolare il volume dei toni emessi, si è posta una resistenza variabile da 10K tra CPLD e diodo emettitore, in modo da agire sull'intensità di corrente circolante.

La configurazione risulta:

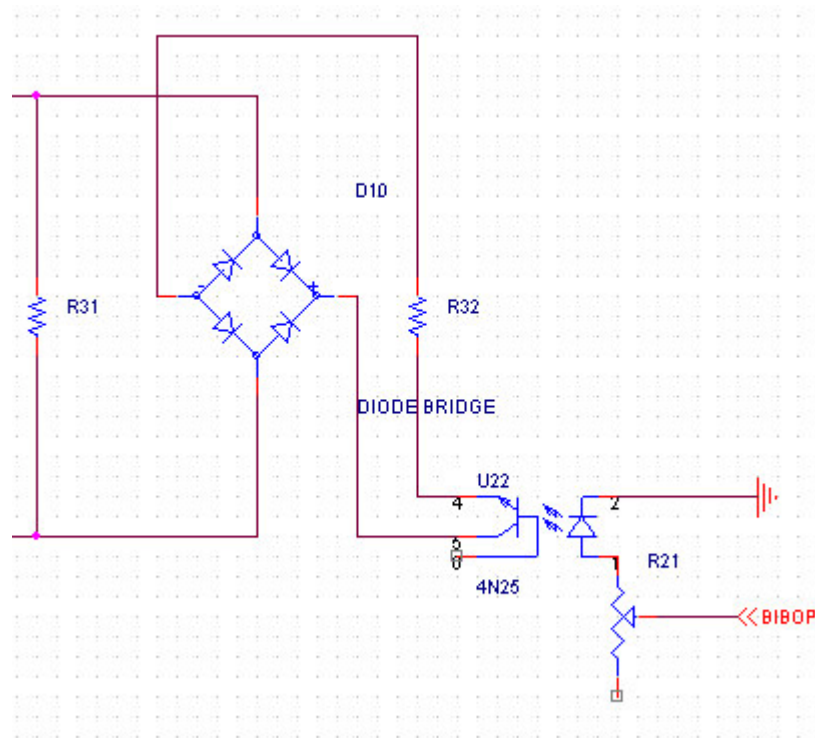


Fig. 10 – Configurazione del transistor per l'emissione dei "bip" –

3.4 La decodifica dei Toni DTMF

La California Micro Devices mette a disposizione un circuito integrato denominato CM8870 (CMOS Integrated DTMF Receiver), un dispositivo capace di convertire real-time, in codice binario a 4 bit, le diverse frequenze utilizzate per la composizione dei toni DTMF, (vedi datasheet).

Il funzionamento è semplice: posto in ascolto sulla linea telefonica, l'integrato provvede a filtrare tutti i segnali che passano sulla linea, riconoscendo i toni DTMF. Se la durata del tono è sufficiente per la decodifica (qualche millisecondo), sui quattro piedini d'uscita denominati Q1-Q4 si presenterà il numero binario corrispondente al tono ricevuto, secondo la seguente tabella:

Functional Diode Table							
F _{LOW}	F _{HIGH}	KEY	TOW	Q ₄	Q ₃	Q ₂	Q ₁
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

L Logic Low, H = Logic, Z = High Impedance

Fig. 11 – Tabella di decodifica –

Tra le varie caratteristiche, tra cui la tecnologia di costruzione CMOS per un basso consumo di energia, è presente il particolare “timing” di funzionamento; lo schema seguente è ripreso uguale al datasheet, nel quale sono stati sottolineati due eventi:

Timing Diagram

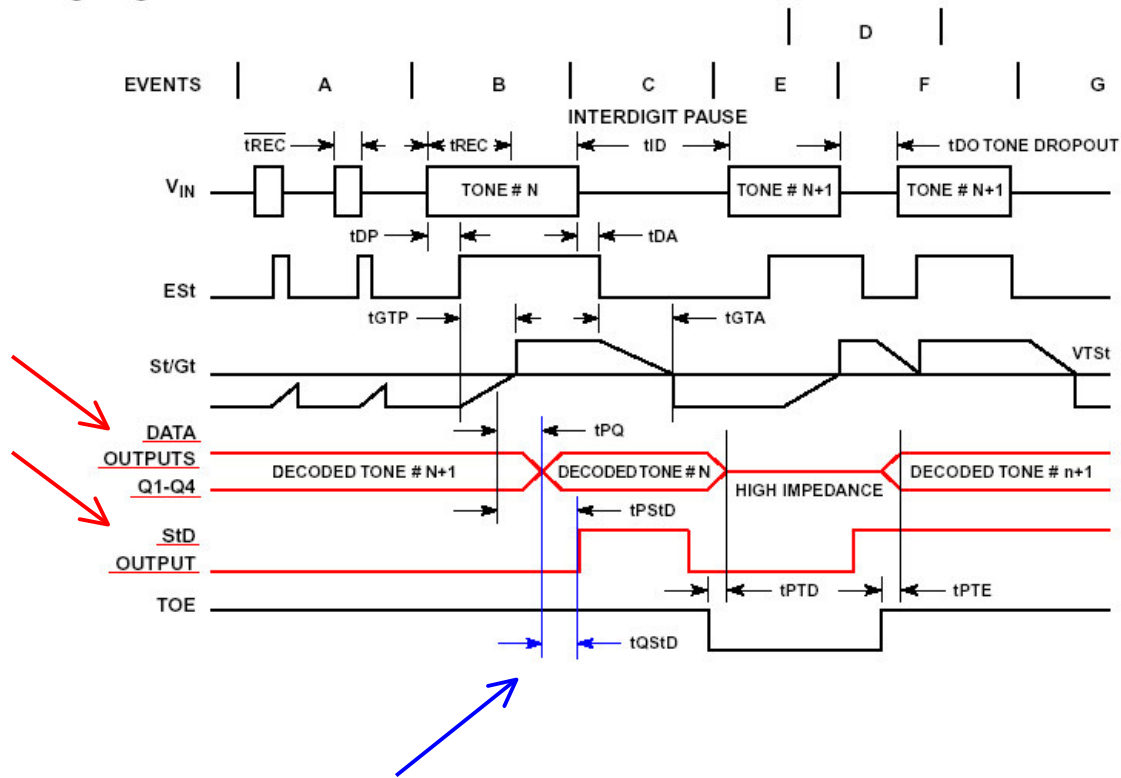


Fig. 12 – Timing dell’integrato CM8870 –

Le frecce in rosso rappresentano rispettivamente i 4 bit corrispondenti al tono decodificato e al segnale, chiamato StD, in uscita. Quest’ultimo in particolare rimane alto fin tanto che il tono DTMF è presente sulla linea; ma, come mostra il grafico (freccia blu), si presenta in uscita con un minimo ritardo.

Ciò significa che quando i pulsanti della tastiera telefonica dell’apparecchio chiamante vengono premuti, le uscite Q1-Q4 commutano in funzione del tono DTMF ricevuto, e dopo pochi millisecondi arriva l’impulso su StD. Le uscite Q1-Q4 resteranno poi invariate, mentre StD scenderà non appena sarà rilasciato il pulsante.

Questo segnale darà la possibilità di far commutare i flip-flop, all’interno della CPLD, con la certezza che nelle linee Q1-Q4 vi sia già presente la decodifica e di avere una suddivisione temporale precisa dell’arrivo dei bit; esso si può considerare una sorta di clock asincrono.

Per la configurazione del dispositivo e la scelta delle resistenze si può usare lo schema fornito con il datasheet:

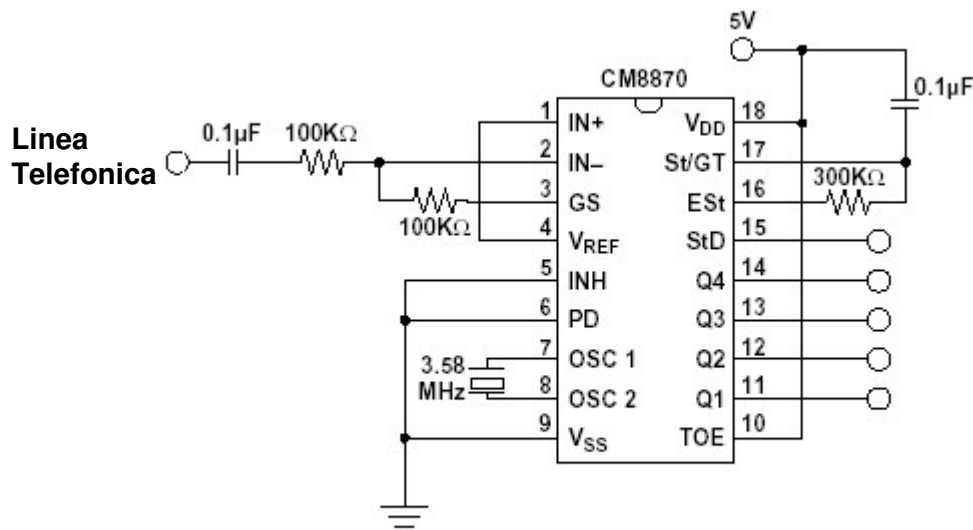


Fig. 13 – Configurazione integrato CM8870 -

Montato il circuito in breadboard e testato, si è verificato che la configurazione è ottimale al fine di decodifica, e sarà perciò riportato invariato.

3.5 Risposta e Svincolo

Al riconoscimento del segnale di chiamata, dopo un numero n di squilli, la CPLD dovrà “alzare la cornetta” quindi attivare una linea di risposta. Poiché la tensione in uscita dalla CPLD per un valore alto è di 4V circa, a valle ci dovrà essere un circuito in grado di porre la linea in fase di conversazione e successivamente in fase di sgancio.

Per questa funzione si usa un relè specifico per le linee telefoniche, di dimensioni ridotte e con una tensione di pilotaggio di 5V. Il relè chiuderà la linea su una resistenza di 600 Ohm, al fine di comunicare alla centrale l’avvenuta risposta; per garantire la corrente necessaria senza sovraccaricare troppo la CPLD, tale relè sarà pilotato dalla CPLD attraverso il transistor Q8 (vedi appendice A - Pagina 3 -) di tipo 2N2222.

La corrente necessaria alla commutazione è di circa 30 mA e la tensione della CPLD circa 4V, per cui la resistenza in base sarà data dalla formula:

$$I_c = \beta I_b \Rightarrow 30 * 10^{-3} = 150 * \frac{4}{R_b}$$

da cui:

$$R_b = 2K$$

3.6 Il clock interno

Il clock in ingresso alla CPLD sarà fornito da un secondo timer LM555, questa volta usato in maniera astabile. Come da datasheet, la configurazione risulta la seguente:

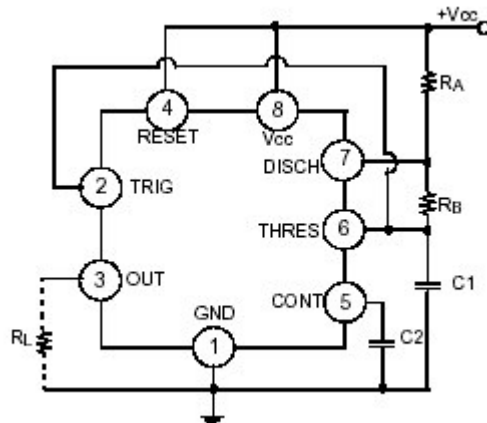


Fig. 14 – Configurazione Timer LM555 per la generazione di “bip” -

Il clock servirà per la generazione dei toni acustici di conferma e verifica, perciò dovrà lavorare a una frequenza di circa 625 Hz. La formula per ottenere tale risultato è data da:

$$f = \frac{1}{T} = \frac{1.44}{(R_A + 2R_B)C_1}$$

I valori usati sono stati:

$$C_1 = 0,1\mu\text{F}, R_A = 1,8\text{K} \text{ e } R_B = 10\text{K}$$

In questo modo il fronte di discesa risulterà vicino al centro, come confermano le formule:

$$t_H = 0,693(R_A + R_B)C_1$$

e

$$t_L = 0,693R_B C_1$$

In questo modo la differenza di durata dei due livelli è di qualche microsecondo, essendo R_A circa 10 volte inferiore a R_B .

3.7 Il codice di sicurezza

Il dispositivo finale sarà collegato alla linea telefonica; esso risponderà dopo n squilli indipendentemente da chi effettuerà la telefonata.

Onde evitare operazioni non desiderate, è presente sul dispositivo un banco da 8 switch, con relative resistenze di pull-up, che fungerà da codice di sicurezza.

Lo switch porterà su 8 linee della CPLD valori binari, Vcc o massa a scelta, dando la possibilità di impostare due cifre decimali (i primi 4 bit per la prima cifra e gli ultimi quattro per la seconda, considerando non valide le combinazioni binarie per la cifra 0 e le cifre sopra il 9).

Questi due numeri saranno quelli corrispondenti alle due cifre da digitare per ottenere il lasciapassare e poter eseguire le operazioni desiderate.

Sarà comunque la logica interna alla CPLD a stabilire la correttezza del codice e decidere se mettere in funzione o no il dispositivo.

3.8 Il dispositivo di sicurezza

Per evitare che la linea telefonica resti occupata, per un errata digitazione del codice di sicurezza o una caduta della linea inaspettata, si è ritenuto opportuno unire un circuito di sicurezza.

Il modo migliore sarà quello di impostare un terzo timer che si attivi dopo il primo squillo telefonico e che rimanga attivato per circa un minuto e mezzo, tempo necessario per eseguire tutte le operazioni desiderate; allo scadere, la sua linea output tornerà a livello basso, comunicando alla CPLD che il tempo è scaduto. La CPLD in questo modo provvederà ad azzerare tutti i flip-flop, ritornando così al suo stato iniziale e rilasciando la linea telefonica.

L'integrato LM555 sarà configurato come consigliato nei datasheet in maniera monostabile, facendo riferimento questa volta alla formula per cui la lunghezza della pulsazione è data da:

$$L_{puls} = R_a * C_1$$

Per ottenere circa 1,5 minuti circa, il condensatore C1 sarà 100uF e la resistenza Ra da 1M.

3.9 Il pilotaggio dei relè

Per accendere o spegnere i quattro relè alla CPLD basterà alzare o abbassare quattro linee in uscita.

Ma poiché la corrente erogata dai pins non è sufficiente per azionare l'elettrocalamita, sono stati aggiunti quattro transistor che fungeranno da interruttori; la configurazione migliore, vista la massima tensione disponibile dalla CPLD di 4V, risulta con il carico sul collettore senza bisogno di resistenze ulteriori.

Inoltre si è ritenuto opportuno aggiungere uno switch per poter escludere in qualsiasi momento i relè, e segnalare lo stato di ciascuno attraverso l'uso di quattro led.

I transistor sono del tipo 2N2222 e la corrente necessaria ad azionare l'elettrocalamita è ancora di 30mA circa. La resistenza posta in base al transistor dev'essere quindi di 2K (il calcolo è lo stesso effettuato nel paragrafo 3.5).

3.10 L'alimentazione

Per lo stadio di alimentazione si è usato l'integrato LM7805 da 0.5A, che produce una tensione stabilizzata a 5V, ricevendo in ingresso una tensione fino a 40V. Si è ritenuto opportuno, in aggiunta allo schema fornito con il datasheet, posizionare in cascata un condensatore da 47µ per stabilizzare ulteriormente i 5V d'uscita. Per le prove è stata messa in ingresso una tensione stabilizzata di circa 9V.

La scelta dei 500mA è giustificata dal fatto che a massimo regime il circuito non consuma più di 250mA, contando il periodo in cui il relè telefonico e gli altri quattro di utenza sono attivi.

I valori di potenza sono riportati di seguito:

Potenza massima:	≈1.3 W
Potenza a riposo (quattro relè spenti):	≈0.4 W
Potenza additiva per ogni relè acceso:	≈0.2 W

4. La logica interna dell'XC9536

La logica interna della CPLD sarà connessa a tutti i sottocircuiti periferici, secondo lo schema circuitale presente in appendice A.

Per la gestione logica dei segnali e il disegno interno, si è fatto uso del tool di sviluppo Project Navigator, fornito dalla xilinx alla voce WebPack, scaricabile all'indirizzo www.xilinx.com. Questo tool ingloba una serie di tools specifici per le varie fasi di programmazione, guidando passo-passo l'utente fino al salvataggio on-chip del programma finale.

Di seguito è riportata una panoramica generale sull'utilizzo del programma e della tecnica usata nei passaggi principali.

4.1 Interfaccia Project Navigator

L'interfaccia del programma si presenta con la finestra base dentro la quale vengono visualizzati i file sorgenti, la finestra per i log dei processi e l'elenco dei processi utilizzabili per lo sviluppo.

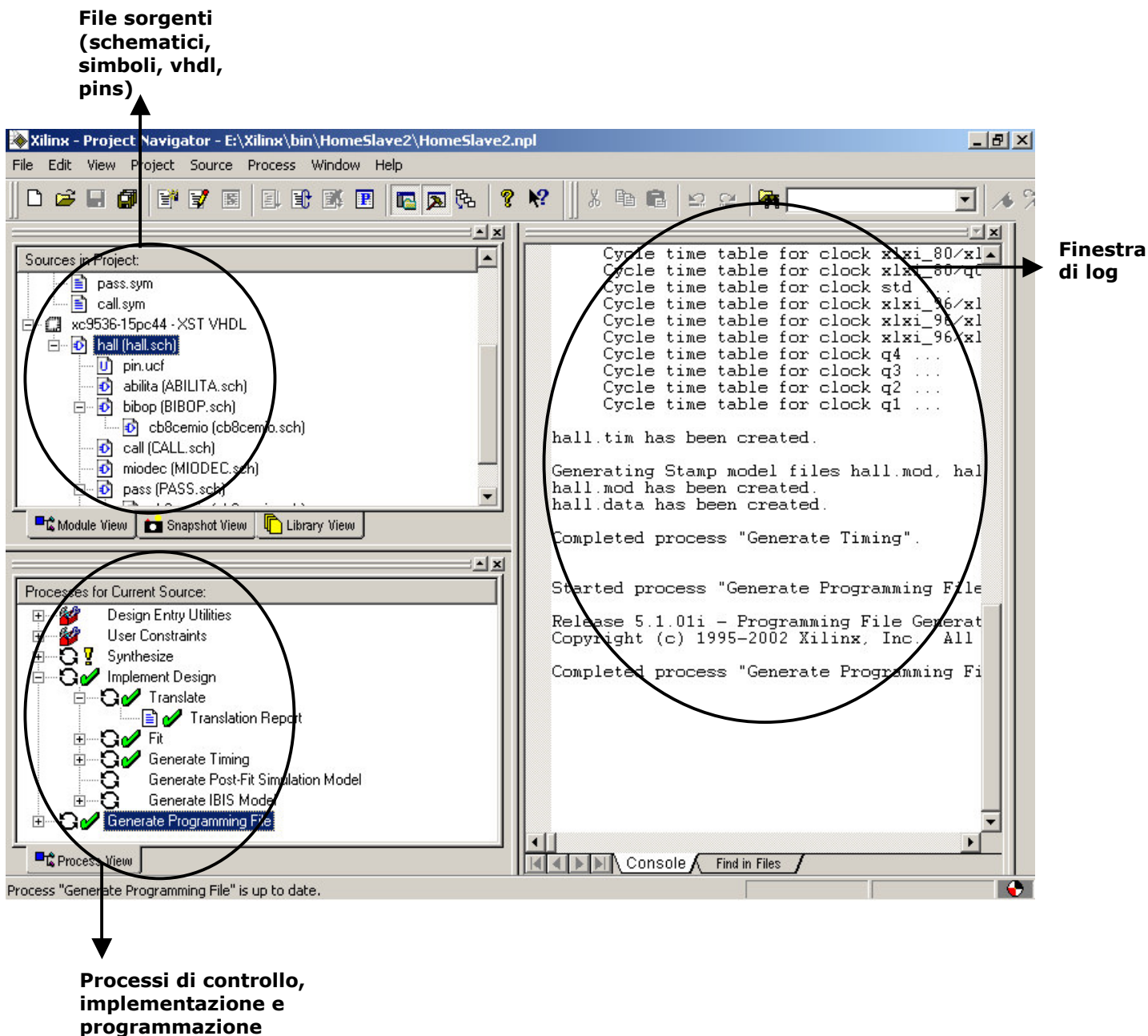


Fig. 15 – Interfaccia del Project Navigator -

Dopo aver inserito il tipo di dispositivo da implementare si procede alla progettazione vera e propria della logica interna.

Per la realizzazione si è scelto di usare il modo schematico e usufruire del tool interno denominato ECS, grazie al quale è possibile progettare la logica in forma grafica.

L'interfaccia di programma comprende varie parti dedicate:

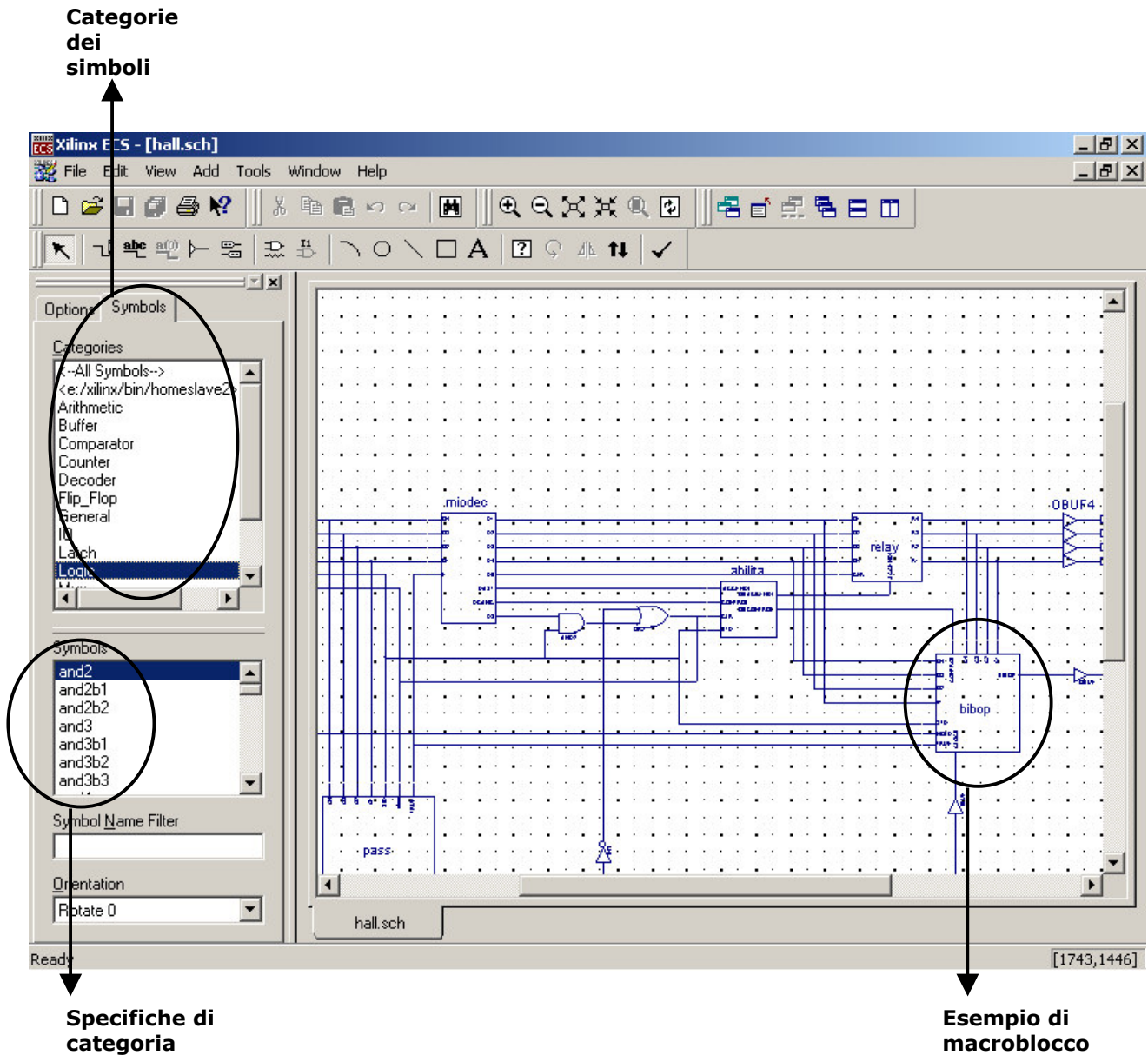


Fig. 16 – Interfaccia del programma ECS -

L'elenco delle categorie comprende una serie di porte e blocchi logici da poter inserire nel disegno; l'uso dei macroblocchi poi, facilita il raggruppamento in un solo simbolo di una specifica funzione logica, la quale sarà disponibile anche in schematici futuri. Un semplice wizard facilita il disegno e l'etichettatura delle parti del blocco.

Una volta completata la logica interna, è possibile usare vari processi d'implementazione; questi provvederanno ad una prima traduzione in vhdl, alla sintetizzazione, alla disposizione nelle varie macrocelle e alla creazione finale del file da trasferire alla CPLD. Inoltre con il processo chiamato Assign Package Pins è possibile assegnare a specifici pins della CPLD tutte le linee di I/O create nello schematico. Infine nella parte del log del Project Navigator saranno sempre riassunte tutte le operazioni, e in caso d'errore risulta facile individuarne la causa.

4.2 Dettaglio della logica di circuito

Quello che segue è l'analisi dettagliata della logica interna alla CPLD.

Come primo blocco è riportato il disegno finale della logica creata per il funzionamento del circuito, con le pads e i macroblocchi, attraverso i quali la CPLD interagisce con i vari sotto circuiti:

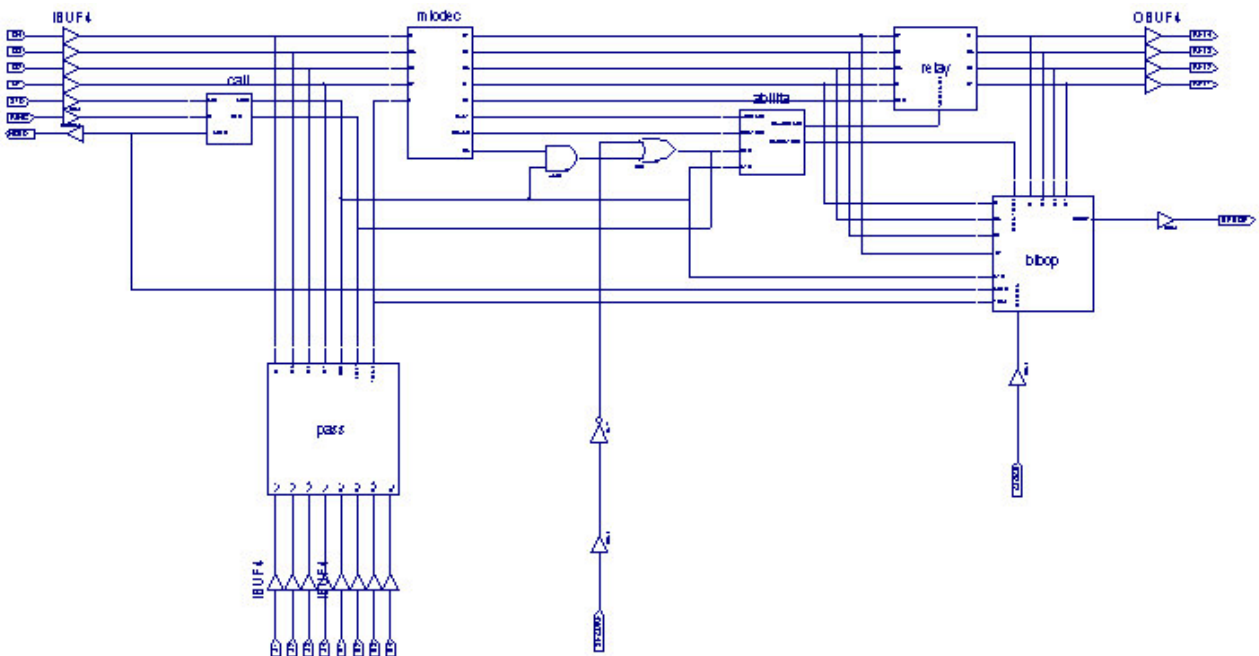


Fig. 17 - Schematico principale -

Le linee d'ingresso e d'uscita corrispondono alle connessioni esterne verso i circuiti periferici e sono state così definite:

Ingressi

Q1, Q2, Q3, Q4 : Codifica a 4 bit dei toni DTMF generati dall'integrato CM8870

STD : Clock asincrono generato dall'integrato CM8870

RING : Impulsi derivanti dallo squillo telefonico

A1-A4 : Primi 4 bit per il codice di sicurezza connessi allo switch

B1-B4 : Successivi 4 bit per il codice di sicurezza connessi allo switch

SECURE : Linea di sicurezza per l'azzeramento dei flip-flop e il ritorno allo stato iniziale

CLOCK : Clock a circa 625 Hz per la generazione dei "bip" sonori

Uscite

HOLD : Linea per la risposta alla chiamata

BIBOP : Onda quadra di diversa frequenza per le tonalità dei "bip" sonori

REL1-REL4 : Pilotaggio relè

Di seguito è riportata l'analisi strutturale delle varie parti dello schematico:

All'arrivo dei tre squilli telefonici sulla linea **RING**, i flip-flop commutano e alzano la linea **HOLD** per la risposta telefonica e abilitando la linea **STD** al passaggio dei segnali. Tutto ciò all'interno del blocco chiamato **call**.

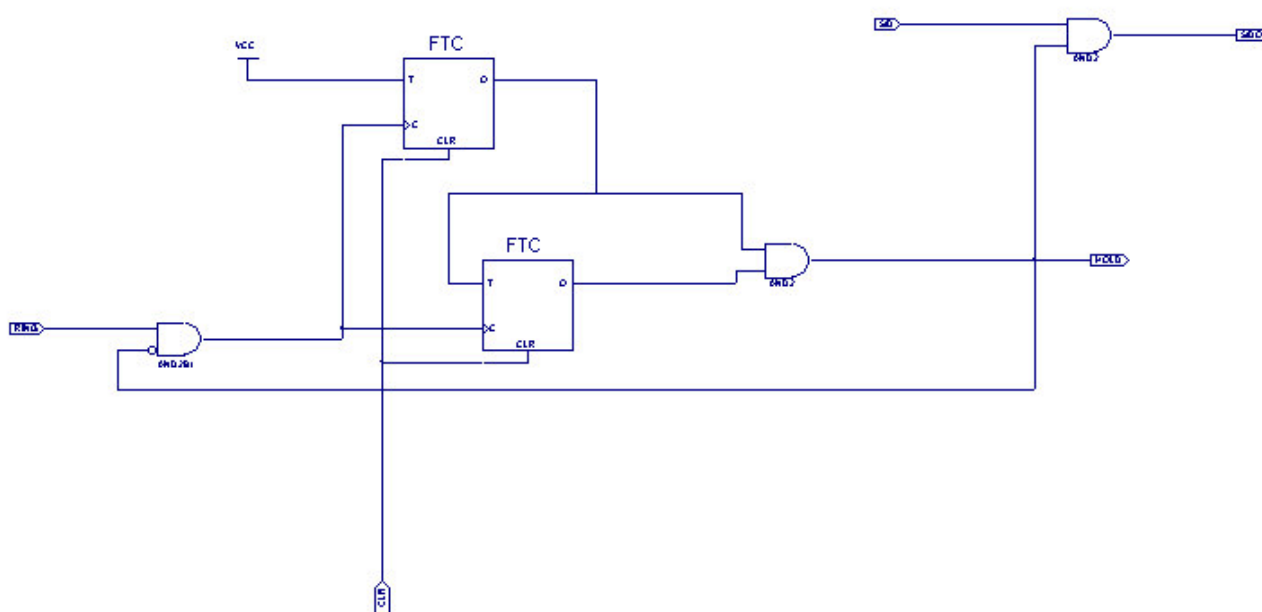


Fig. 18 - Visione interna del blocco **call** -

StD servirà per abilitare il blocco **pass** al controllo del codice di sicurezza in arrivo su **Q1-Q4**.
 Se la successione dei due numeri sarà corretta, **pass** abiliterà la sua linea **TRUE**, attivando il decoder **miodec**.

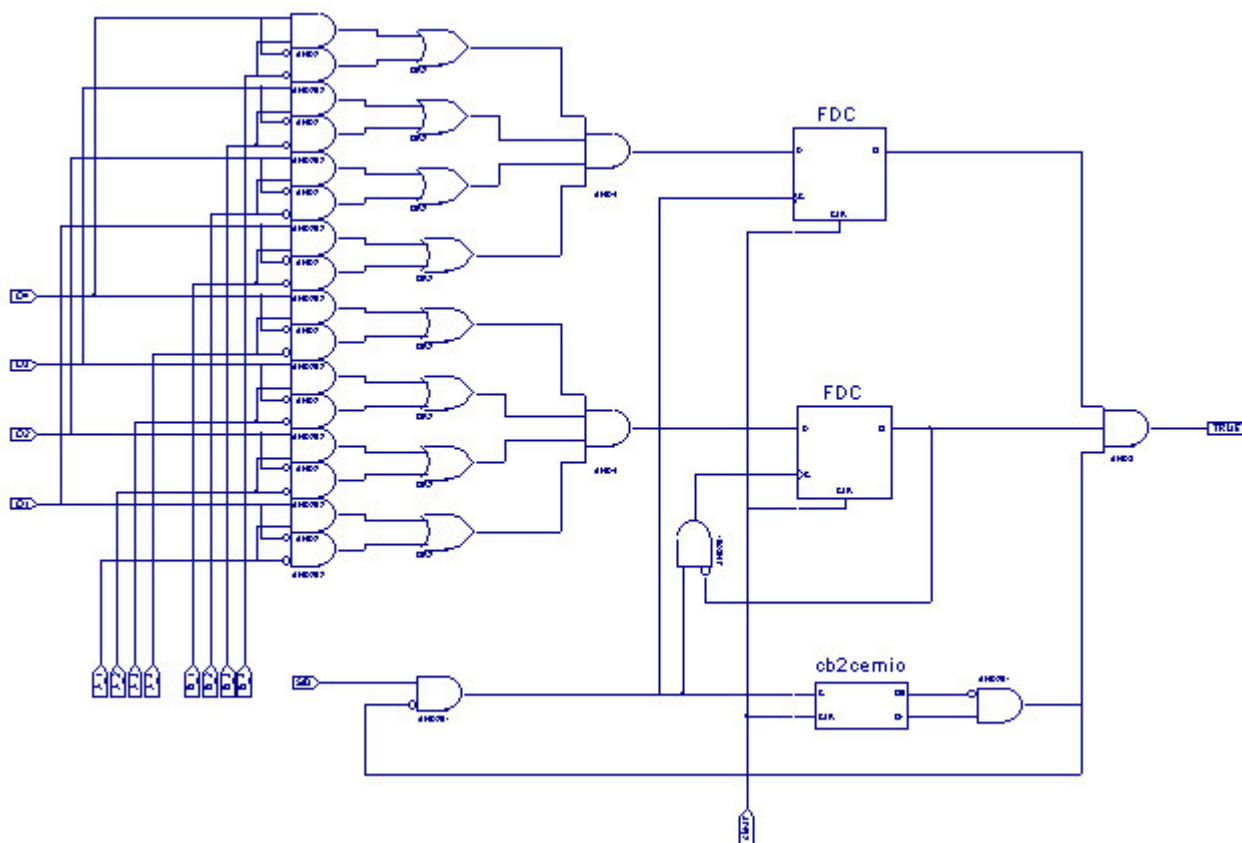


Fig. 19 - Interno del blocco **pass** -

Il blocco **pass** è stato pensato per assicurare la massima attendibilità nel controllo del codice di sicurezza; la particolare connessione dei flip-flop e la presenza di un semplice contatore a due bit (**cb2cemio**) obbligano a digitare nella giusta successione due, e non più di due, numeri per la codifica.

La linea **TRUE** uscente dal blocco **pass** abilita il decoder **miodec**, che sarà pronto a ricevere i 4 bit di decodifica dei toni. Soltanto i tasti 1,2,3,4,0,8, il tasto * e il tasto # serviranno per il funzionamento del dispositivo, e quindi il decoder avrà soltanto le corrispondenti 8 uscite.

A questo punto si potrà scegliere se azionare i relè o controllarne lo stato.

Digitando il tasto asterisco, il blocco **abilita** alzerà la sua linea **OKACCENDI**, e il blocco **relay** sarà abilitato all'accensione o spegnimento del relay;

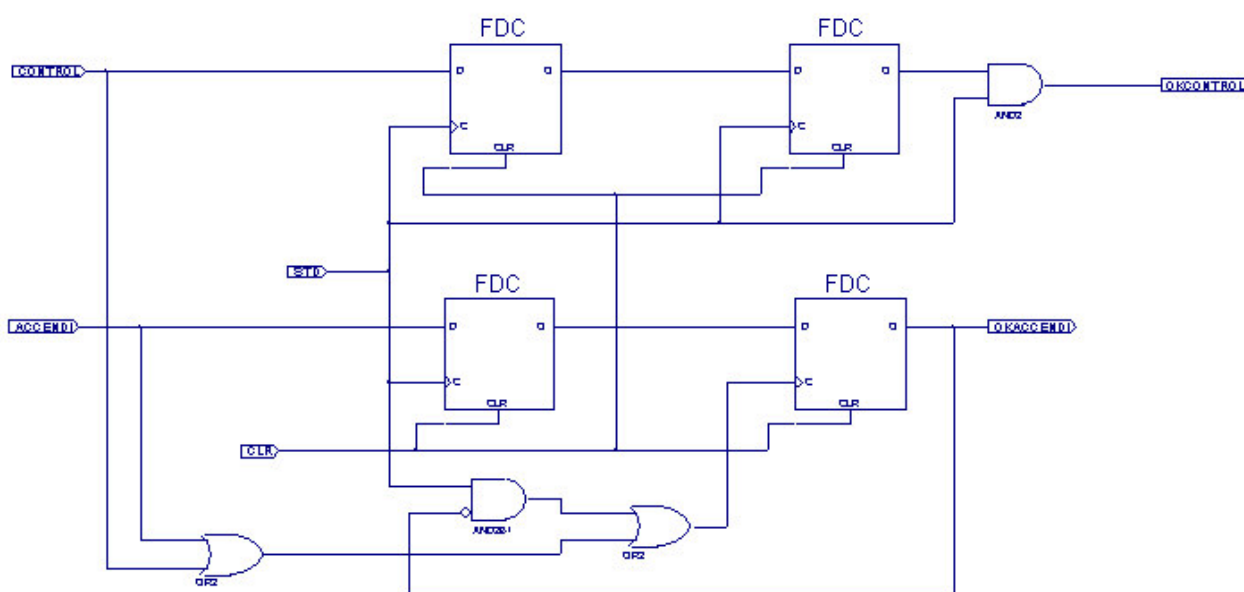


Fig. 23 - Blocco **abilita** -

digitando poi il numero corrispondente al relè da pilotare, i flip-flop FTC all'interno del blocco commuteranno, e manterranno il risultato fino a nuovo impulso.

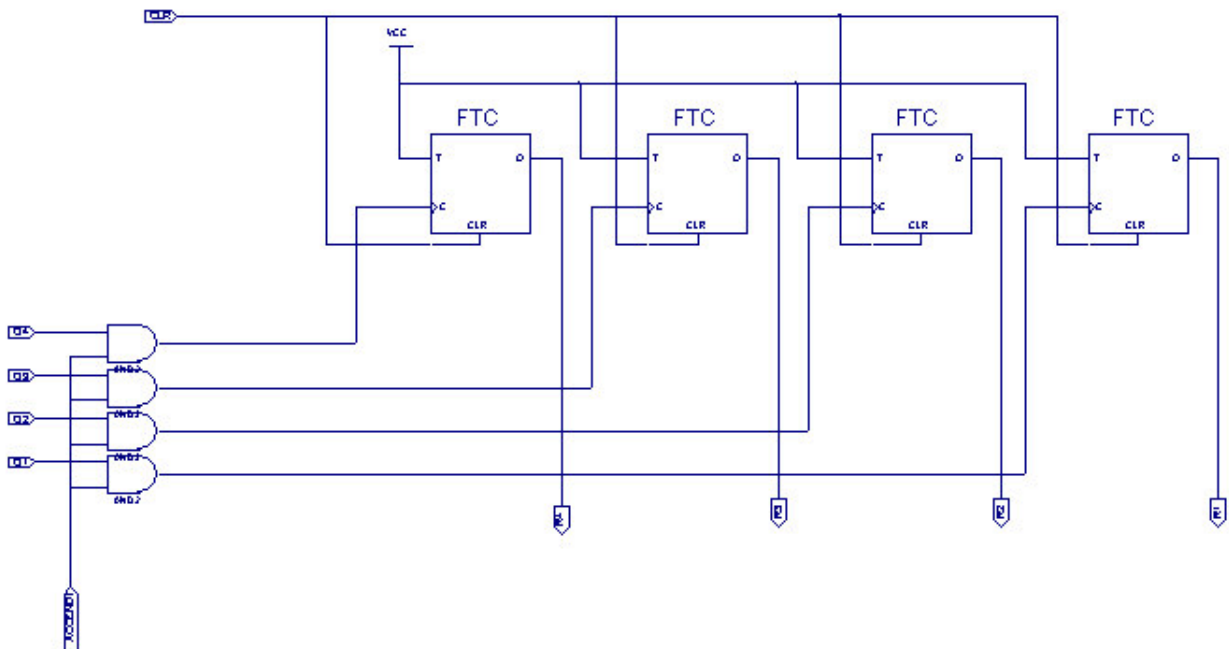


Fig. 24 - Blocco **relay** -

Digitando invece il tasto cancelletto, e successivamente il numero del relè di cui si vuole conoscere lo stato, si abilita nuovamente il blocco **bibop**, nella sua parte superiore (vedi paragrafi successivi).

La linea **HOLD** e dopo la digitazione del codice anche la linea **TRUE**, raggiungono entrambi il blocco **bibop**:

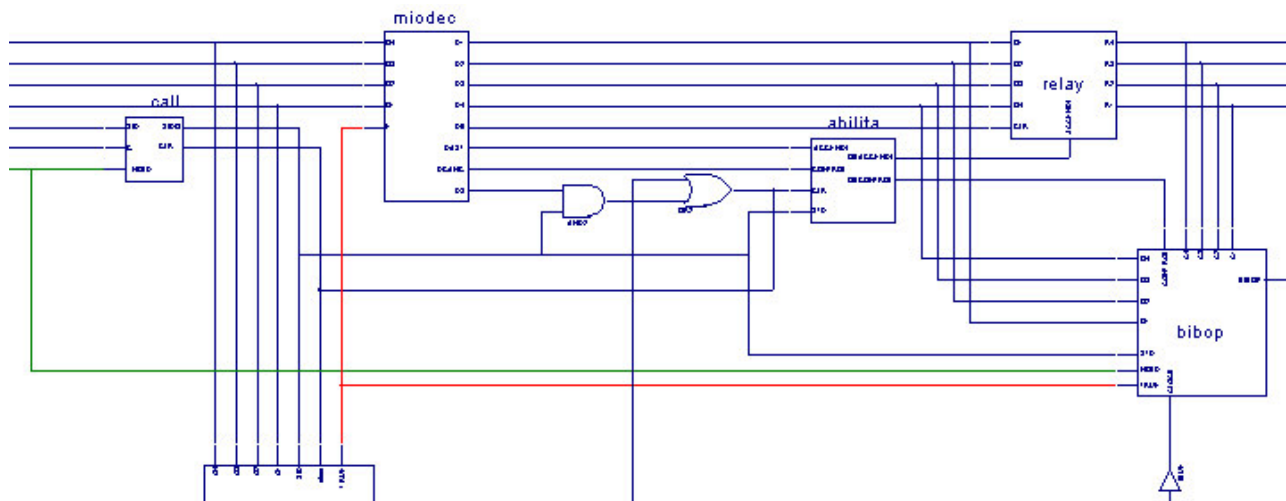


Fig. 20 - Linea **HOLD** tra il blocco **call** e **bibop** -

Il blocco **bibop** riceve in ingresso un'onda quadra a circa 625 Hz; Quest'onda entra in un contatore a 8 bit chiamato **cb8cemio**;

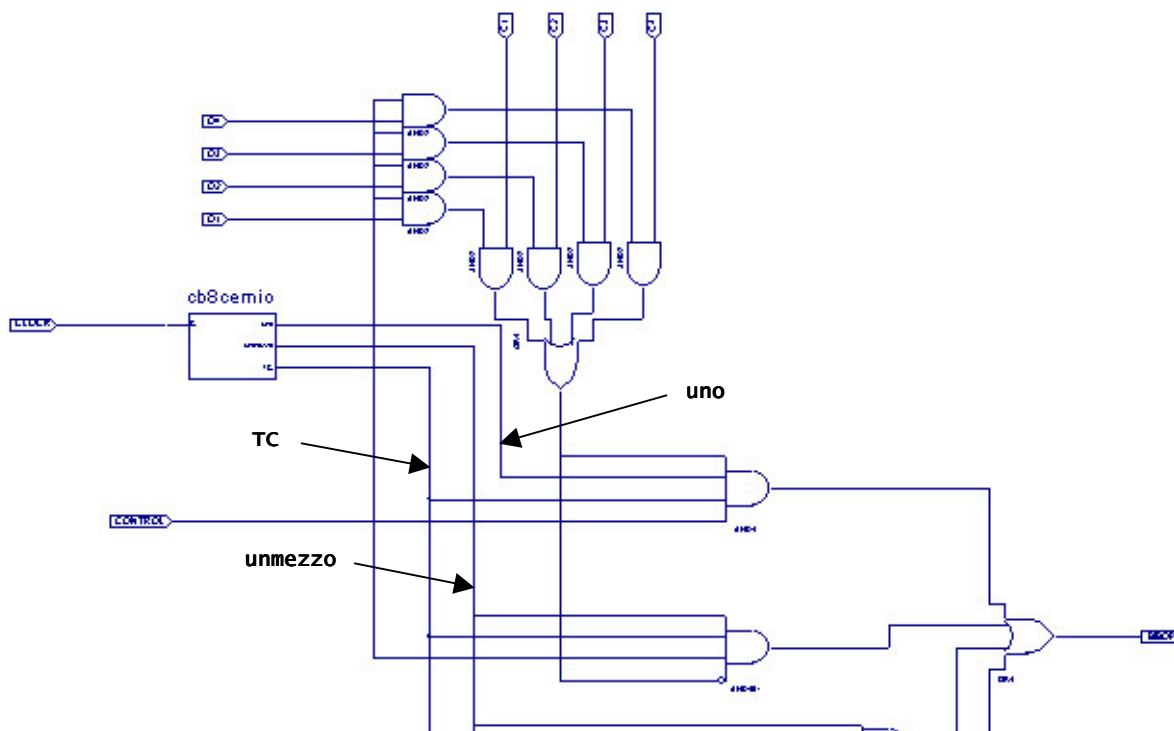


Fig. 21 - Parte superiore del blocco **bibop** -

Le linee **uno**, **unmezzo** e **TC** sono connesse rispettivamente al primo, secondo e ottavo bit. In questo modo si può ottenere in uscita un'onda a 625 Hz pari all'ingresso, un'onda a 312 Hz e una a 2Hz circa; combinando poi insieme, attraverso un AND, il segnale **uno** con il segnale **TC**, è possibile ottenere un "bip" di tono alto ad effetto alternato, si può dire "lampeggiante"; allo stesso modo, combinando **un mezzo** con **TC**, si otterrà un tono basso sempre ad effetto "lampeggiante".

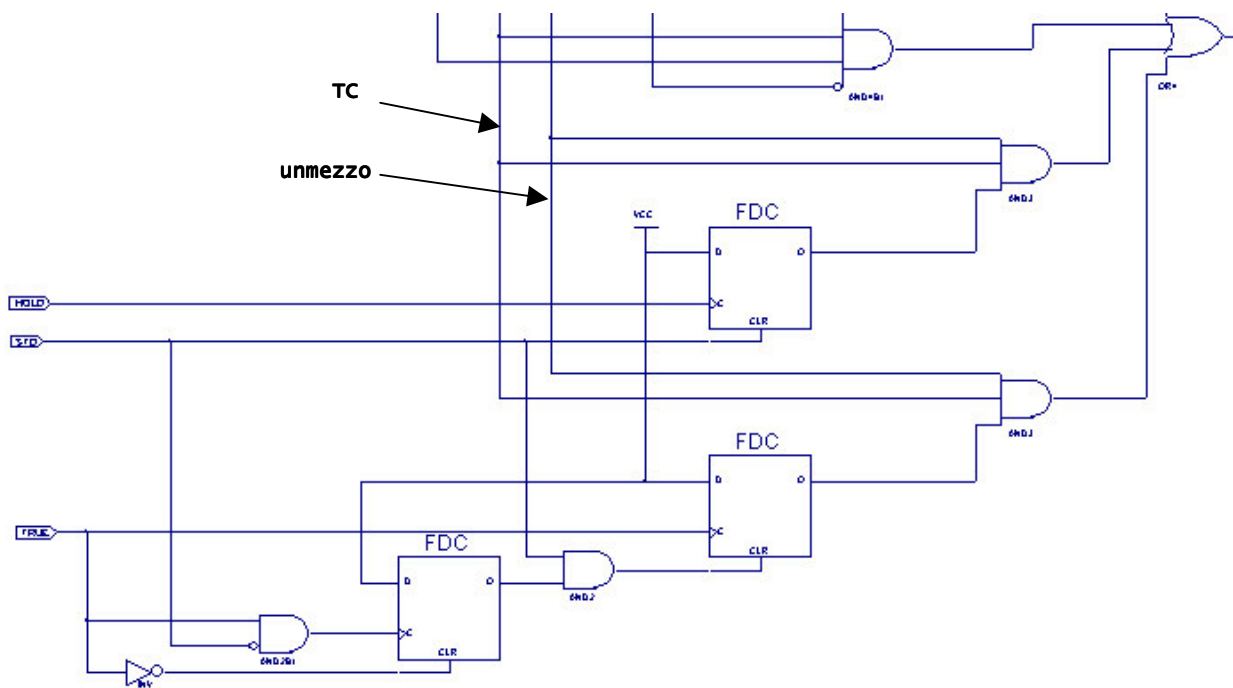


Fig. 22 - Parte inferiore del blocco **bibop** -

Questi due toni, combinati attraverso la connessione particolare dei tre flip-flop con le linee **HOLD**, **TRUE** e **STD**, garantiscono sull'uscita **BIBOP** un'onda di tono basso per l'avvenuta risposta e una successiva di tono alto per la ricezione corretta del codice di sicurezza. Allo stesso modo le linee **C1-C4** uscenti dal blocco **relay**, connesse alle linee **D1-D4** in uscita dal blocco **miodec**, assicurano sull'uscita **BIBOP** l'emissione dei due toni differenti in base allo stato dei relè, dopo la digitazione del tasto cancelletto (vedi paragrafi precedenti).

Infine la linea **SECURE**, connessa al timer di sicurezza (vedi paragrafo 3.8) è stata connessa alle linee **CLR** di ciascun flip-flop (ad eccezione di quelli all'interno del blocco **relay**), in modo da azzerare totalmente la CPLD allo scadere del tempo, nel caso in cui una qualsiasi operazione non sia andata a buon fine. Contemporaneamente è connessa anche la linea d'uscita **D8** del decoder **miodec**, dando la possibilità di poter concludere le operazioni in qualsiasi momento, digitando semplicemente il tasto 8.

5. La creazione della basetta

Il circuito finale è stato implementato su basetta di rame. Per poter fare ciò si è usufruito di due software di sviluppo della Orcad: Orcad Capture e Orcad Layout.

Il primo è usato per disegnare interamente, a livello schematico e strutturale, il circuito e le connessioni tra i vari componenti; il secondo serve per trasportare su lucido il disegno fisico del circuito, ovvero le piste e le piazzole per la fotoincisione sul rame.

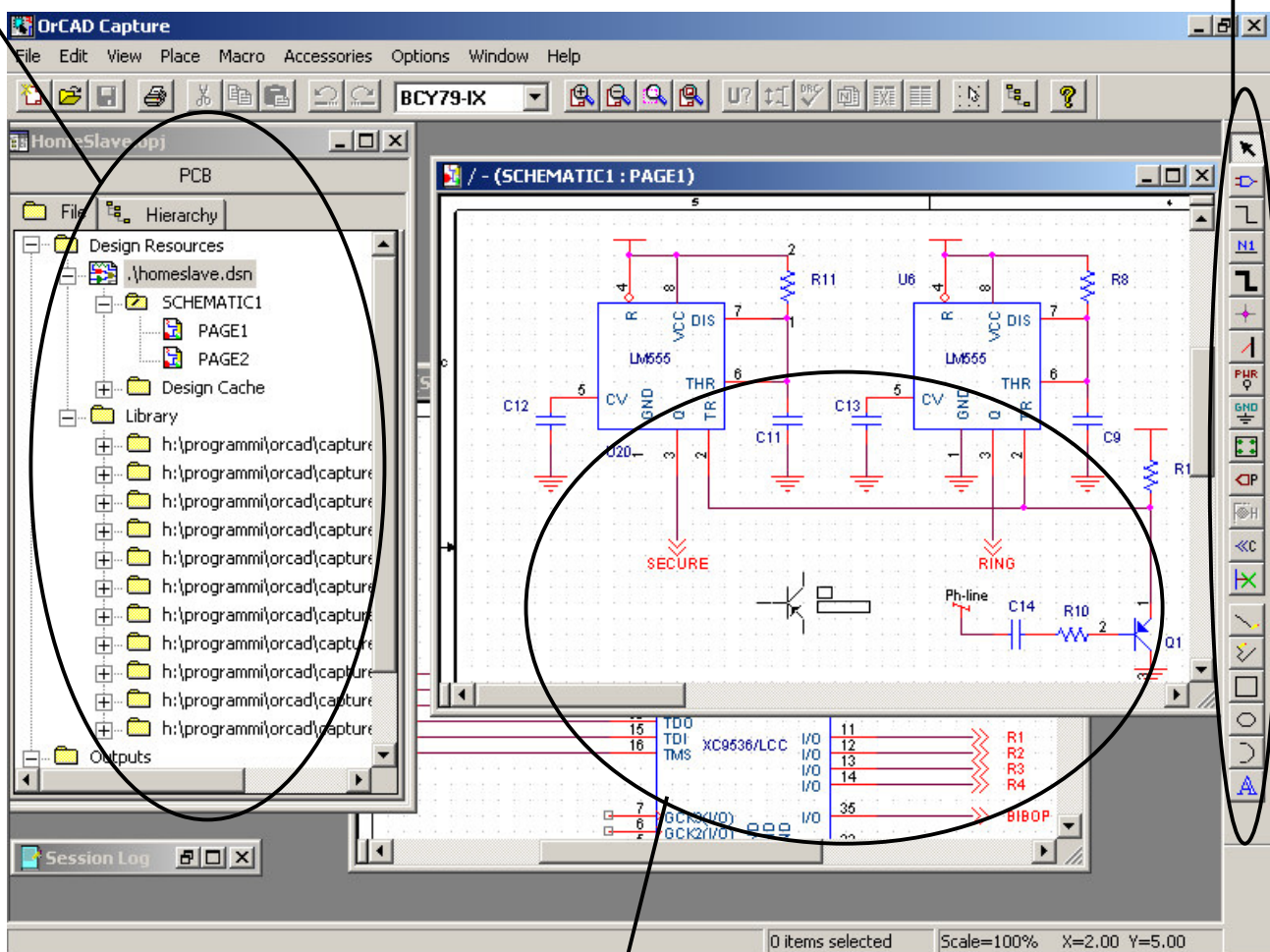
5.1 Lo schematico in Orcad Capture

Iniziando col creare un nuovo progetto, il programma apre un wizard sul tipo di schematico da utilizzare; la scelta è stata la PC Board, in quanto quella che meglio si adatta a lavorare “in parallelo” con il cad Layout; poi si sceglie se abilitare la simulazione, cosa che non è necessaria se si è testato già il circuito in breadboard; infine si sono aggiunte le librerie contenenti i componenti usati.

Il tool presenta la sua finestra principale:

Strumenti per il disegno dello schematico

Finestra riassuntiva dei file di progetto (schematici, librerie, netlist...)



Finestre degli schematici del circuito

Fig. 25 – Interfaccia del programma Orcad Capture -

Le librerie, contenenti i dati dei componenti utilizzati, sono le seguenti:

capsym.olb
connector.olb
discrete.olb
misc.olb
misc2.olb
misc3.olb
miscliner.olb
miscpower.olb
pld.olb
regulator.olb
transistor.olb

Lo schematico del progetto consta in 3 pagine diverse: una riguarda la CPLD con le relative linee di I/O, alimentazione e programming; la seconda contiene la parte del circuito che lavora sulla linea telefonica e la terza contiene tutti gli altri componenti periferici. I tre schematici completi utilizzati si trovano in appendice B.

Per alcuni componenti standard sono stati usati package generali, come per esempio i connettori, i condensatori, la resistenza variabile, mentre per altri sono state usate le librerie specifiche con riferimento esatto ai componenti; è stata data comunque massima precedenza alla corrispondenza tra il numero dei pins del componente reale rispetto a quello simbolico.

Infine si è creata la netlist del circuito con opzione compatibile con il software Layout per l'importazione dell'intero disegno.

5.2 Orcad Layout

Creando un nuovo progetto, la prima informazione necessaria al programma è conoscere la strategia di costruzione della basetta; la lista delle strategie possibili è consistente; per il circuito si è scelta quella di default (DEFAULT.TCH). Successivamente si indica la netlist, creata precedentemente con Capture, e il nome del file su cui racchiudere il disegno finale.

Ogni singolo componente dovrà possedere un proprio footprint (piedinatura); per l'assegnamento, che è il passo successivo, si può sfruttare una lista di default; nel caso non dovesse bastare, un tool interno aiuta a creare dei footprint personalizzati.

Si è cercato di far corrispondere il più possibile il footprint al componente relativo, anche se è stato necessario modificarne alcuni preesistenti perché non idonei alle diverse fisionomie.

Al termine di questa procedura, si sono disposti i componenti nel layer, cercando di porre vicino le connessioni più complesse; il seguente risultato rispecchia esattamente la posizione di ciascun componente sulla basetta:

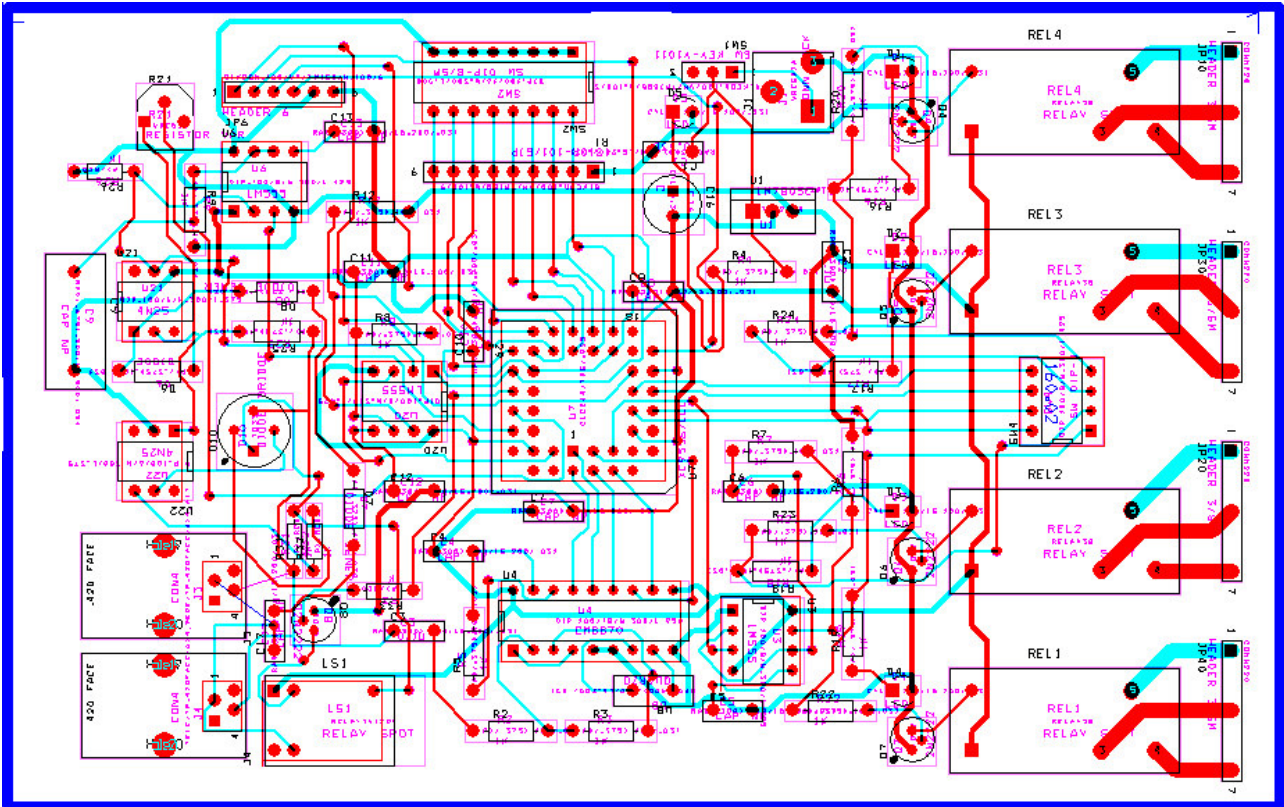


Fig. 26 – Disposizione dei componenti –

Per il circuito in esame si è preferito usare due layers, disponendo quindi su ambo i lati le piste di rame; al fine di agevolare la saldatura, nel caso della CPLD e qualche componente particolare si è usata l'opzione *route-via keepout*, per evitare il routing delle piste tra basetta e connettore in plastica.

Per quanto riguarda la larghezza delle piste si sono usate diverse misure (1 mil = 0,025 mm):

- 18 mils per le piste di connessione dei componenti, in quanto larghezza massima consentita per il passaggio tra due piedini adiacenti della CPLD:

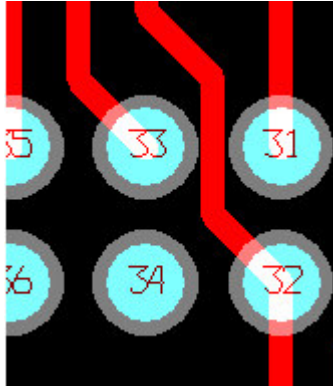


Fig. 27 – Ingrandimento di alcune piste adiacenti la CPLD –

- 30 mils per la pista Vcc e 35 per il Ground.
-
- 80 mils per i collegamenti tra relè e connettori d'uscita.

Il comando *Autoroute* provvede a posizionare a scacchiera tutte le piste, permettendo angoli massimi di 135 gradi per la curvatura.
Il risultato per i due layers è il seguente:

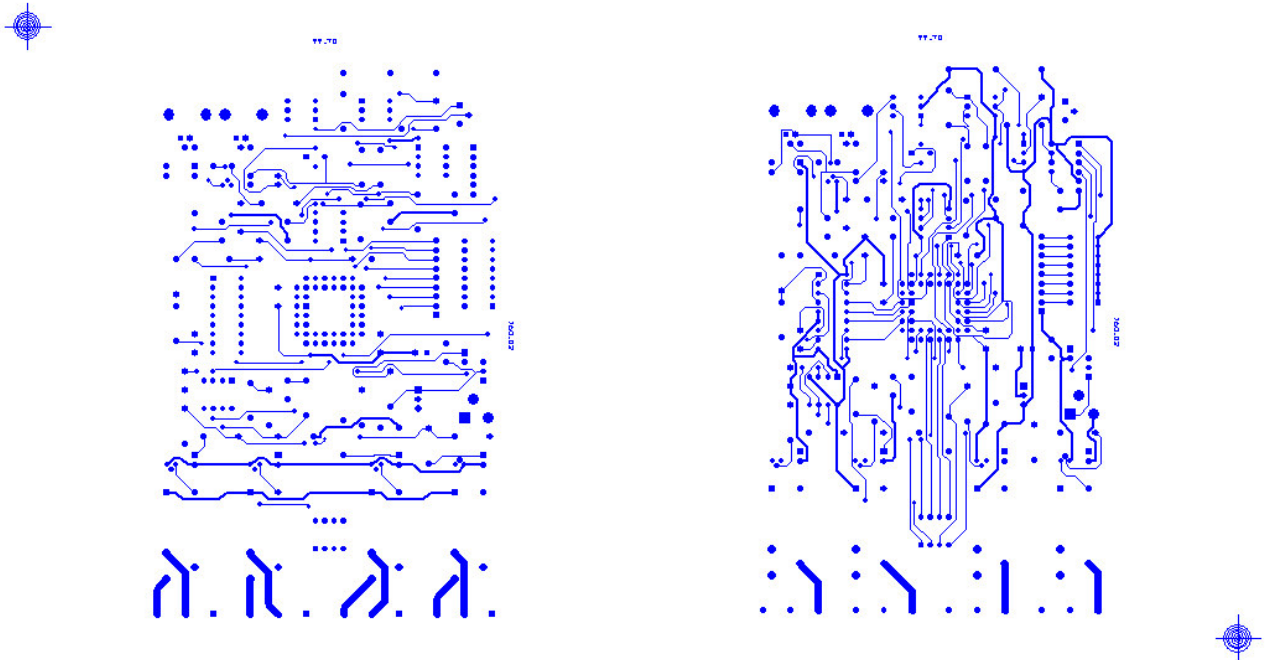


Fig. 28 – Layers TOP e BOTTOM -

Il comando *Add/Edit Route Mode* permette di posizionare a piacere il percorso della singola pista, com'è stato usato per la connessione tra i relè e i connettori d'uscita, i quali richiedevano una dimensione particolare per la pista e la separazione tra layer TOP e BOTTOM.

Nel caso si dovessero apportare modifiche successive, l'opzione *Run ECO to Layout* permette di aggiornare lo schematico in Capture e ottenere, contemporaneamente la modifica sui layers.

Per allineare i due lucidi in basetta si è utilizzata l'opzione *mirror*, mentre *Keep Open Drills* posizione delle guide sulle piazzole per la foratura.

Conclusione

Per la realizzazione dell'intero progetto ci son volute circa 250 ore, tenendo conto della simulazione su breadboard, dell'apprendimento dei software e della saldatura su basetta.

Di seguito sono riportati i costi dei componenti principali:

Componente	Quantità	Prezzo (singolo pz.)
Resistenze ¼ W, Toll. 5%	21	0.012€
Condensatori Policarbonato	6	0.17€
Condensatori Elettrolitici	2	0.15€
Diodo 1N4148	2	0.08€
Diodi Zener 10V	2	0.08€
Ponte di diodi 0.5°	1	0.35€
Integrato LM7805	1	0.63€
Integrati NE555	3	0.49€
Integrato CM8870	1	2.63€
CPLD XC9536	1	3.30€
Oscillat. Al quarzo	1	0.11€
Integrati 4N25	2	0.46€
Led Verdi	4	0.23€
Led Rosso	1	0.15€
Transistor BJT 2N2222	5	0.76€
Connett. Aliment.	1	0.57€
Connett. Telefonici	2	1.17€
Relè Telefonico	1	1.62€
Relè	4	2.90€
Interruttore ON-OFF	1	0.57€
Zoccolo Plastica (Tulip.) 6 pins	2	0.23€
Zoccolo Plast. (Tulip.) 8 pins	3	0.27€
Zoccolo Plast. (Tulip.) 18 pins	1	0.68€
Basetta Presensib. 10X16cm	1	3.48€

Il costo totale è stato di circa 25€, avendo montato sulla basetta un solo relè e non tenendo in considerazione il prezzo degli acidi per la fotoincisione.

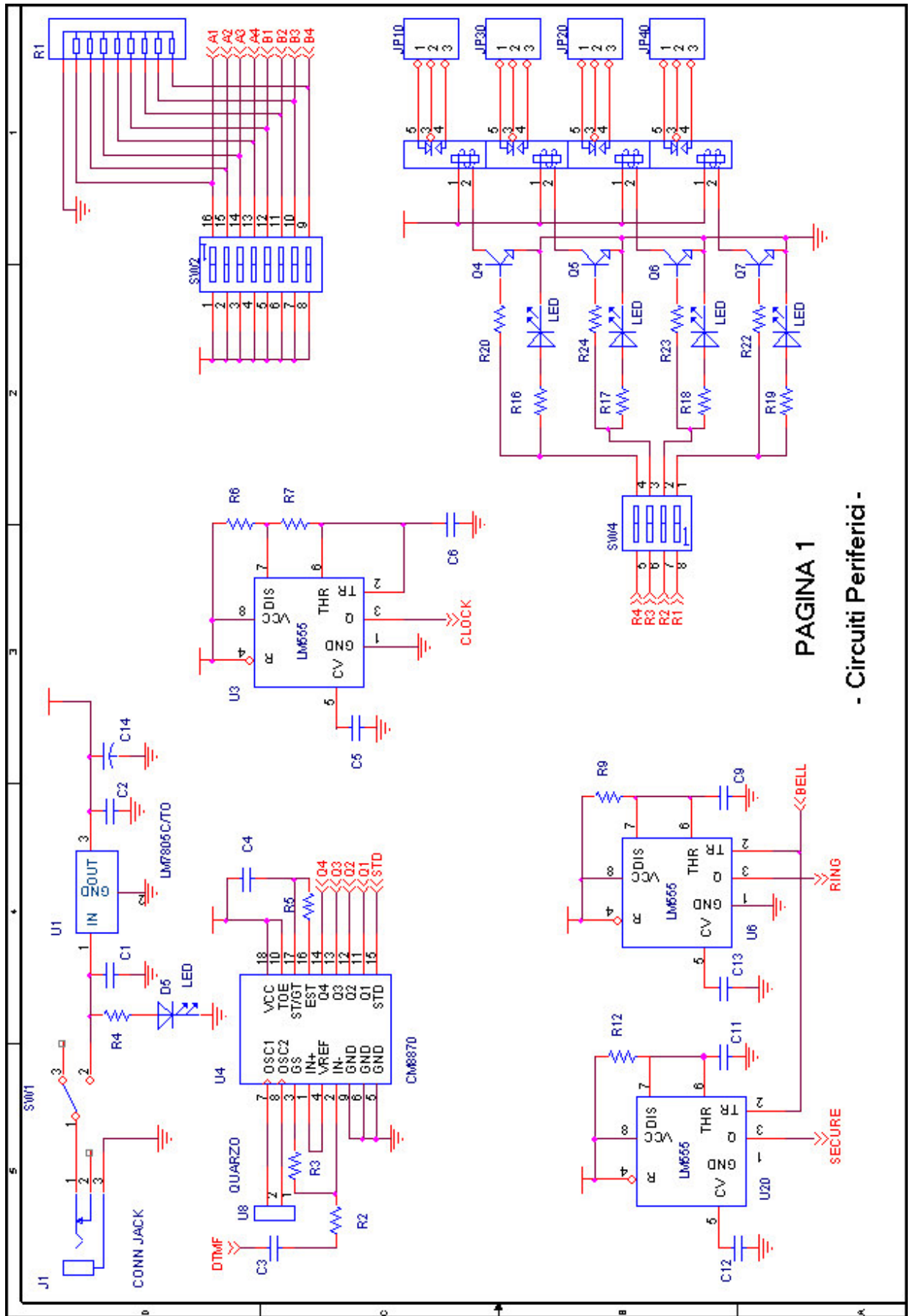
Datasheet

- CPLD - XC9536 : <http://direct.xilinx.com/bvdocs/publications/9536.pdf>
- Timer - NE555 : http://www.semiconductors.philips.com/acrobat/datasheets/NE_SA_SE555_C_2.pdf
- Fotoaccoppiatore - 4N25 : <http://www.fairchildsemi.com/ds/4N/4N25-M.pdf>
- DTMF Reciver - CM8870 : <http://www.calmicro.com/products/data/pdf/cm8870.pdf>
- Regolatore di tensione - L7805 : <http://www.st.com/stonline/books/pdf/docs/2143.pdf>

Siti Internet

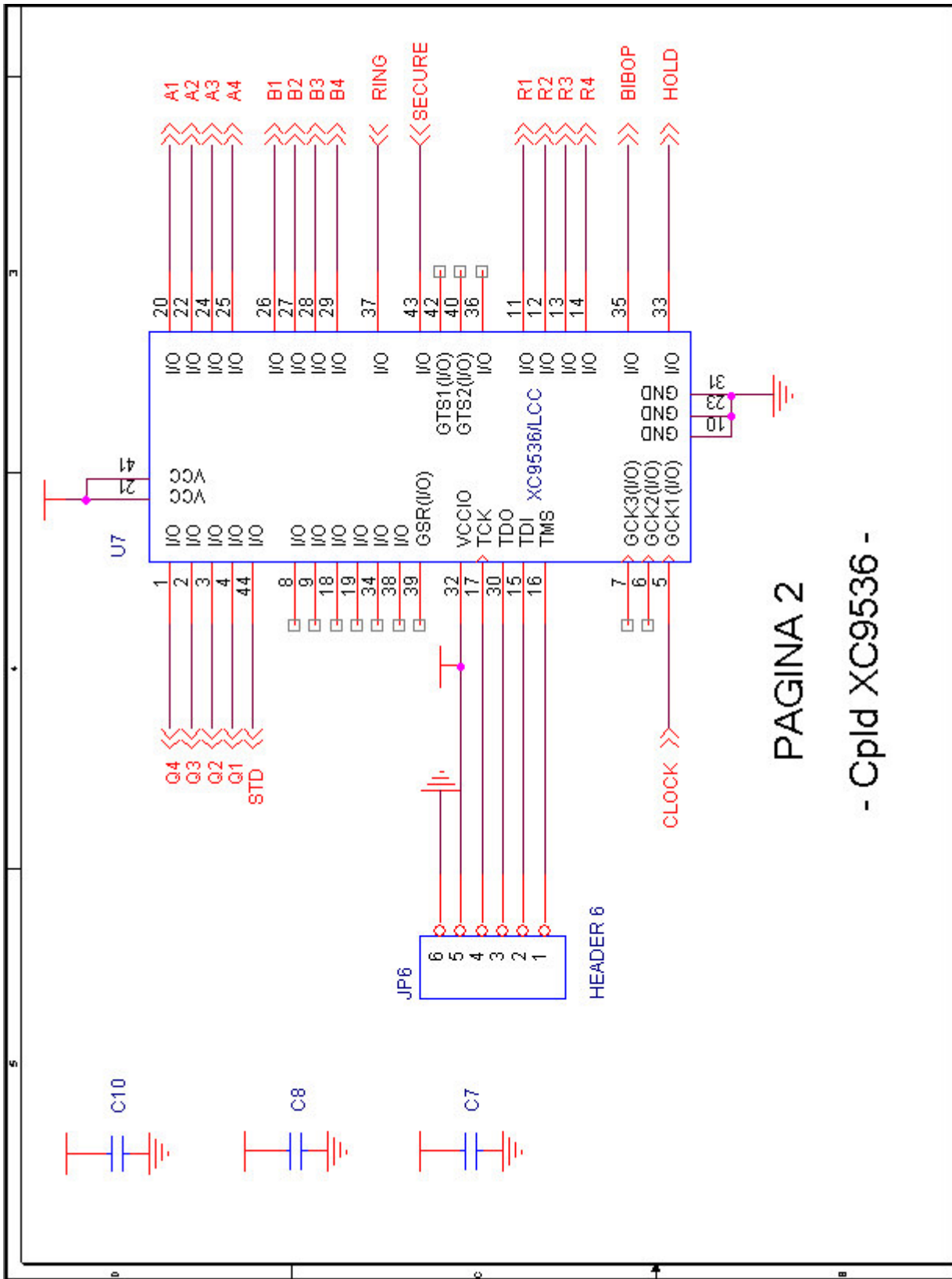
- www.xilinx.com
- Sito ufficiale Xilinx Microchip -
- www.cadence.com
- Software house dei programmi Orcad Capture e Orcad Layout -
- www.cedi.unipr.it/links/Corsi/telematica/Materiale/dispense/Telefonia/PSTN.html
- Dispensa sulle reti telefoniche del Centro Didattico d'Ingegneria, Università di Parma -

Appendice A - Schematici e Lucidi -



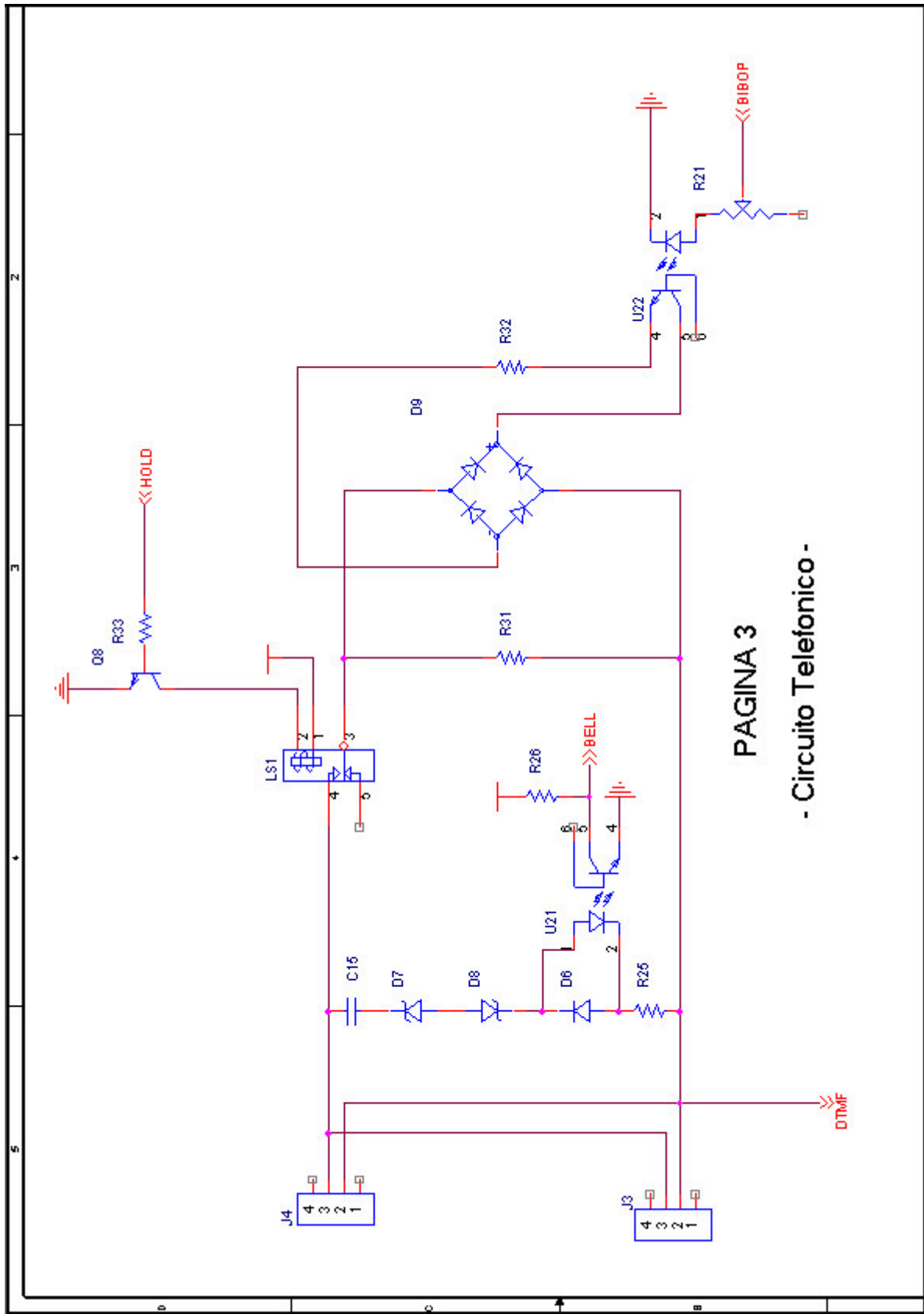
PAGINA 1

- Circuiti Periferici -



PAGINA 2

- Cpld XC9536 -



Elenco Componenti Schematico

C1	Cond. Plast.	330n
C2, C3, C4, C6, C7, C8, C10	Cond. Plast.	0.1u
C5, C12	Cond. Plast.	10n
C6	Cond. Plast.	2.2u
C11	Cond. Elettrol.	100u
C13	Cond. Plast.	0.01u
C16	Cond. Elettrol.	47u
C17	Cond. Plast.	470n
R1	Banco Res.X8	10K
R2, R3	Res.	100K
R25, R7	Res.	10K
R21	Res. Var.	10K
R4, R16, R17, R18, R19	Res.	560
R20, R22, R23, R24	Res.	18K
R6	Res.	1.8K
R5	Res.	300K
R9	Res.	1M
R26	Res.	2.7K
R12	Res.	820K
R32	Res.	5.6K
R31	Res.	600
R33	Res.	15K
D6	Diodo	1N4148
D7, D8	Diodi Zener	10V
D10	Ponte di diodi	0.5A
U1	Integrato	LM7805
U3, U6, U20	Integrati	NE555
U4	Integrato	CM8870
U7	CPLD	XC9536
U8	Oscillat. Al quarzo	
U21, U22	Integrati	4N25
D1, D2, D3, D4	Led Verdi	
D5	Led Rosso	
Q4, Q5, Q6, Q7, Q8	Transistor BJT	2N2222
J1	Connett. Aliment.	
J3, J4	Connett. Telefonici	
JP6	Connettore JTAG	
JP10, JP20, JP30, JP40	Connett. 220V	
LS1	Relè Telefonico	
REL1, REL2, REL3, REL4	Relè	
SW1	Interruttore ON-OFF	
SW2	SwitchX4	
SW4	SwitchX8	