

A.A. 2004/2005

UNIVERSITA' DEGLI STUDI DI TRIESTE

CORSO DI LAUREA
PROGRAMMA DEL CORSO DI
DOCENTE

**INGEGNERIA ELETTRONICA
ELETTRONICA II -FPGA
Stefano Marsi**

Elettronica II (ING-INF/01; CFU 3)

Propedeuticità:

Fondamenti di Informatica I e II,
Calcolatori, Elettronica I,
Reti Logiche.

Obiettivi formativi:

Col presente corso si intende fornire allo studente una conoscenza di base sui moderni circuiti logici configurabili (FPGA e CPLD), la loro struttura e le loro potenzialità.

Il corso mira altresì ad evidenziare le tecniche adottabili per sviluppare un progetto completo su detti dispositivi, analizzando varie metodologie sia basate sull'impiego di linguaggi di descrizione Hardware (VHDL) sia tramite rappresentazioni grafiche di macchine a stati e schemi logici.

Il corso è integrato da un'ampia attività di laboratorio che consentirà allo studente di utilizzare una scheda di test con su montato un circuito programmabile per svolgere diverse esercitazioni di complessità via via crescente.

A fine corso lo studente sarà capace di realizzare un sistema logico di moderata complessità, di interfacciarlo verso il mondo esterno e di farlo funzionare in tempo reale.

Programma:

I circuiti logici dai PAL alle FPGA

Panoramica sui dispositivi programmabili e le tecnologie realizzative di memorie. Logiche programmabili a due livelli (PAL, PLA, ROM). PAL e PLA Avanzate, CPLD. Architettura e potenzialità di una XC9500. Struttura di una FPGA. Architettura e potenzialità di una XC4000 e di una Spartan II. Tecniche e metodologie per la configurazione di una FPGA

La scheda XSA50

Architettura e periferiche collegate. Sistema di sviluppo per la configurazione ed il test della scheda. Descrizione dei dispositivi montati sulla scheda (Oscillatore programmabile, Memoria Flash, Porta PS2, Porta VGA, temporizzazioni VGA, interfaccia parallela, configurazioni della CPLD)

Tecniche di progetto

Analisi e confronto tra varie tecniche (schematico, HDL, Diagrammi)
Descrizione a livelli di astrazione. Simulazione comportamentale, Sintesi e ri-simulazione Post-Layout. Strumenti aggiuntivi (Core Generator, Test-bech Generator, FSM generator)

Linguaggio di descrizione Hardware (VHDL)

Struttura e sintassi del VHDL
Il VHDL ed i livelli di astrazione
La sintetizzabilità del sorgente VHDL

Gruppi di Lavoro:

Per contribuire a sviluppare negli studenti la capacità di lavorare in gruppo, verranno creati dei gruppi di lavoro, composti da tre elementi, per svolgere tutte le attività di laboratorio.

Alla fine dell'iter ad ogni gruppo verrà chiesto di definire, organizzare, realizzare e presentare un progetto personale che sia di interesse nel campo dell'elettronica.